

CAPITULO I - Amplificadores Monoetapa - Polarización

I.1. - INTRODUCCIÓN:

El objeto del presente trabajo es el estudio de algunos circuitos electrónicos. Para tal fin se suponen conocidos los fenómenos físicos que tienen lugar en los elementos componentes de circuito, sobre todo en aquellos activos, restando ahora el aprender a utilizarlos combinando a dichos componentes, tanto activos como pasivos así como a los generadores independientes, es decir, formando circuitos electrónicos, por lo menos aquellos de uso más común en la especialidad.

I.1.1. - Características de un Diodo Semiconductor - Valores Estáticos:

Un ejemplo, el más elemental, de circuito electrónico que incorpora un elemento semiconductor, se presenta en la figura I.1., el que consideramos con la finalidad de llevar a cabo experiencias simples que nos permitan, a la par de rever conceptos básicos de la teoría del diodo semiconductor, ir formando nuestro propio vocabulario técnico inicial. Dicho circuito se basa en la conexión serie de cuatro elementos; un Generador Independiente de Tensión Continua representado mediante el símbolo de la pila o batería con polaridad y magnitud de tensión V , un resistor variable que presenta una resistencia R al paso de la corriente eléctrica, una unión P-N o Diodo Semiconductor D y una llave interruptora LL .

Con LL abierta, en el diodo D , una vez ejecutado el contacto o unión de dos superficies semiconductoras, una de material tipo P y la otra de tipo N, tiene lugar un proceso de acomodamiento de portadores mayoritarios (electrones de la zona N pasan a la zona P convirtiéndose en minoritarios y huecos de la zona P que se pasan a la zona N), produciéndose a ambos lados de la unión metalúrgica unas zonas con carga volumétrica no nula: en el lado P, los aceptores ionizados no están ahora compensados por los huecos, y en el lado N lo mismo ocurre con los donadores. Se forma así un dipolo de carga fija que crea un campo eléctrico que se opone al proceso de difusión a través de la unión, llegándose al equilibrio. La unión P-N en su conjunto es neutra ya que la carga espacial a ambos lados de la zona de transición se halla compensada por la simultánea difusión original de los portadores mayoritarios.

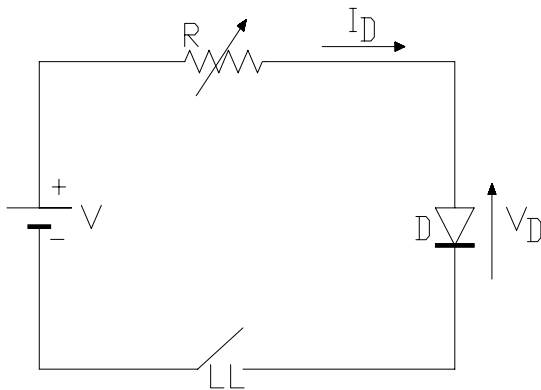


Figura I.1.

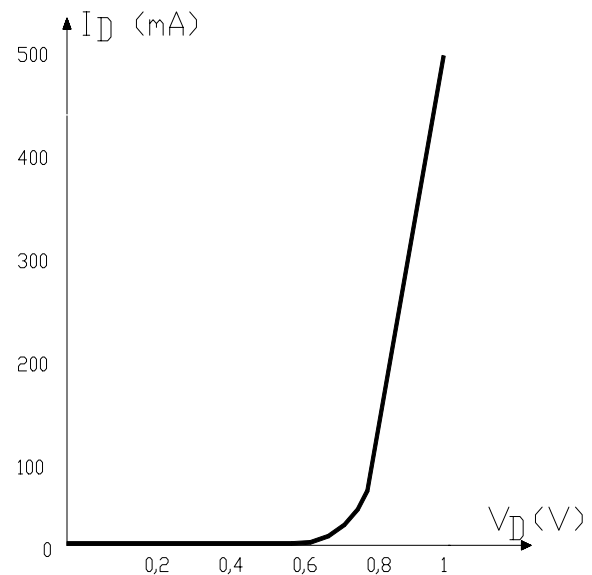


Figura I.2.

En un modelo de estructura de bandas de energía, al alcanzarse el equilibrio, los electrones encuentran un potencial de contacto o barrera de potencial V_u , que crea una barrera de energía ($q \cdot V_u$) para poder pasar al lado P, y lo mismo ocurre con los huecos del lado P para pasar al N. Veamos ahora la situación cuando cerramos la llave

LL y estamos aplicando a la unión P-N una polarización directa (el negativo de la batería se ha conectado a la región N de la unión). El nivel energético de la barrera decrecerá en una magnitud proporcional a la diferencia de potencial V_D aplicada a la unión y ahora habrá mayor número de portadores mayoritarios (electrones en la región N y huecos en la P) que pasan a la región opuesta produciéndose el efecto conocido como “inyección”, estableciéndose una corriente eléctrica I_D en el circuito.

Un análisis físico matemático de los fenómenos que tienen lugar en la juntura nos permite establecer que para pequeños valores de corriente I_D la misma puede ser expresada aproximadamente por la llamada “ley del diodo”:

$$I_D = I_S \cdot (e^{\frac{qV_D/nkT}{V_D/nV_T}} - 1) = I_S \cdot (e^{\frac{V_D}{nV_T}} - 1) \quad (I.1)$$

en donde:

$V_T = kT/q$ es la llamada Tensión Térmica, k la constante de Boltzman ($1,38 \cdot 10^{-23}$ Joule/°K),
 q la carga del electrón ($1,6 \cdot 10^{-19}$ Coulomb) y T la temperatura absoluta expresada en °K. Para $T = 25 \text{ °C} = 300 \text{ °K}$, resulta $V_T = 25 \text{ mV}$.

I_S corriente de saturación inversa, del orden de los 10^{-9} A (nA) para el caso del Silicio.

n es un coeficiente de ajuste de la ley matemática cuyo valor es cercano a la unidad.

En la medida en que la tensión de polarización directa del diodo V_D alcance el valor característico de la barrera de potencial o también llamada tensión de umbral del diodo V_u , la corriente en el mismo aumenta mucho más rápidamente, siguiendo una ley aproximadamente lineal, tal como se observa en la gráfica de la figura I.2.

Los diferentes pares de valores I_D y V_D pueden reproducirse en el circuito de la figura I.1. modificando el valor de resistencia en el resistor variable y tomando nota de la lectura de dichas variables para cada valor de resistencia. Debido a que para cada valor de R correspondientes a I_D y a V_D permanecen invariables en el tiempo, a dichas corrientes y tensiones se las suele reconocer como COMPONENTES ESTÁTICAS y a la representación gráfica de la figura I.2. como CARACTERÍSTICA DIRECTA DEL DIODO.

Si posteriormente se invierte la polaridad del generador independiente de modo que el diodo sea polarizado en forma inversa (el positivo de la batería conectado a la región N de la unión), la zona de transición se ensancha, es decir que se incrementa la barrera de potencial [$q \cdot (V_u + V_D)$] y la única corriente que se establece en el circuito es aquella soportada solo por portadores minoritarios es decir I_S que aumentará ligeramente al crecer la tensión de polarización inversa.

Si dicha tensión de polarización inversa sigue aumentando, el campo eléctrico en la región de transición se hace tan elevado que puede llegar a alcanzar valores del orden de los 10^5 V/cm ó de 10^6 V/cm, produciéndose los fenómenos de disrupción, ó avalancha, por impacto ó por efecto túnel (zener). Nuevamente en este caso se pueden reproducir estos efectos en el circuito de la figura I.1. (suponiéndose que el diodo utilizado se encuentra capacitado para operar en dicha región) modificando los valores de V y/o R y tomando lectura de los valores correspondientes a V_D y a I_D . Mas tarde la representación gráfica de los mismos nos permite obtener la CARACTERÍSTICA INVERSA DEL DIODO que se representa en la figura I.3.

En dicha gráfica puede observarse que cuando se alcanza la zona antes descrita, lo cual se señala como TENSION DE RUPTURA BV_D , la corriente inversa aumenta abruptamente y en forma incontrolada, situación esta que puede acarrear peligro para el diodo si el mismo no fue específicamente diseñado para operar en esa zona (diodo de referencia o diodo zener).

I.1.2.- Punto de Operación Estático:

En la figura I.1. retornando a la polarización directa del diodo y con la llave LL cerrada las corrientes y tensiones que se establecen en el circuito son las llamadas Componentes Estáticas (no varían en el tiempo). En la figura I.2. puede observarse que en la zona curva de la Característica Directa del Diodo, para corrientes comprendidas entre unos 0 y 20 ó 30 mA, la tensión en el diodo (V_D) no excede los 0,6 ó 0,7 V, siendo ésta una

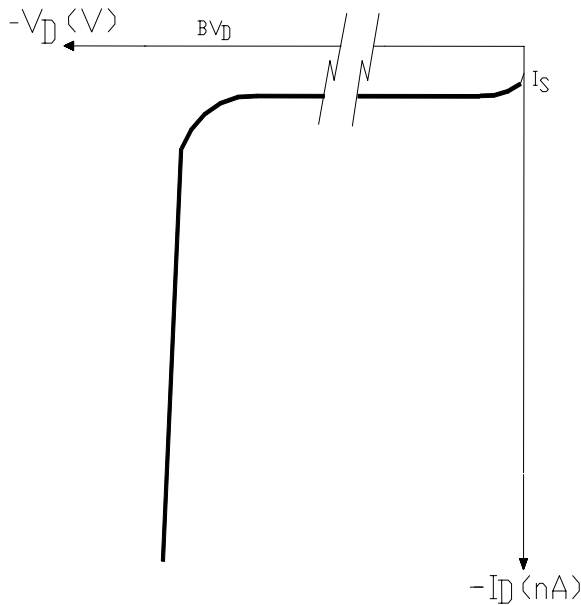


Figura I.3.

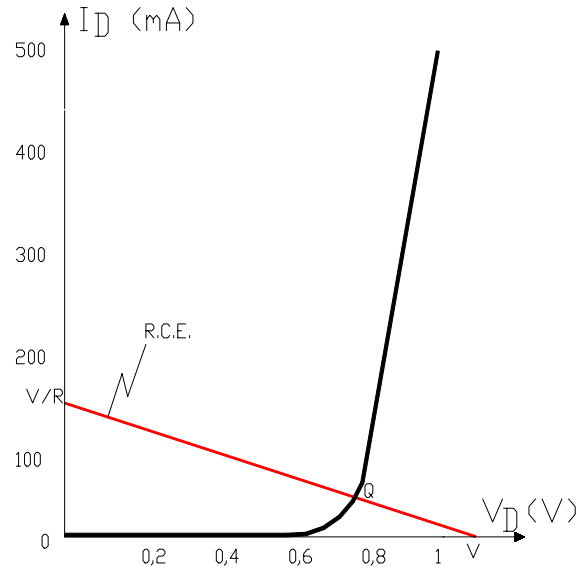


Figura I.4.

característica que impone el diodo y que se reconoce como un valor propio del diodo de silicio denominada Tensión de Umbral.

Supongamos que en el circuito $V = 12 \text{ V}$ y $R = 2,2 \text{ KOhm}$. Como para este par de valores y según la ley de Ohm, la máxima corriente que puede establecerse en el circuito es inferior a los 10 mA, aceptamos que la tensión en el diodo resulta ser igual a la tensión de umbral del mismo.

La segunda Ley de Kirchoff aplicada a nuestra malla queda expresada por la siguiente ecuación:

$$V - I_D \cdot R - V_D = 0 \quad (I.2)$$

que se trata por ello de una característica que impone la malla. Luego la corriente en la misma será:

$$I_D = (V - V_D) / R = (12 - 0,6) / 2200 = 5,2 \text{ mA}$$

es decir que bajo esas condiciones de polarización ($V = 12 \text{ V}$ y $R = 2,2 \text{ KOhm}$) el diodo opera en un PUNTO DE TRABAJO ESTÁTICO determinado por el par de valores:

$$I_{DQ} = 5,2 \text{ mA} ; \quad V_{DQ} = 0,6 \text{ V}$$

cuya particularidad es la de satisfacer simultáneamente a la característica del diodo y a la que impone la malla.

I.1.2.1.- Características de los Problemas de Verificación y Proyecto:

El problema recién resuelto es como típicamente se presenta el PROBLEMA DE VERIFICACIÓN, en donde el circuito y sus componentes son conocidos y se deben calcular las corrientes y tensiones en sus distintos componentes, especialmente en aquellos identificados como activos.

En cambio si el problema plantea hacer que el diodo semiconductor opere a una corriente $I_{DQ} = 300 \text{ mA}$ en el mismo circuito ya conocido y con la misma fuente de alimentación $V = 12 \text{ V}$, debe observarse que ahora hay que determinar componentes del circuito (en este caso simplemente R) por lo que el problema suele ahora identificarse como PROBLEMA DE PROYECTO y su resolución sería encarada como se indica a continuación:

a) a partir de la característica directa del diodo se obtiene para un $I_D = 300 \text{ mA}$, una tensión $V_D = 0,9 \text{ V}$

aproximadamente;

b) de la misma ecuación de malla (I.2): $R = (V - V_D) / I_D = (12 - 0,9) / 0,3 = 37 \text{ Ohm}$;

c) adoptar un valor comercial (el más cercano) para el resistor por ejemplo de la serie del 10 % o del 5 % de dispersión: 39 o 36 Ohm. y realizar el problema de verificación completo.

En la figura I.4. y con valores genéricos, se ha realizado una interpretación gráfica de la polarización y el punto de funcionamiento estático del diodo. Para tal fin, se consideró la misma ecuación (I.2.) ahora expresada de la forma: $I_D = (V - V_D) / R$, que representada gráficamente en la misma figura correspondiente a la curva característica directa del diodo arroja como resultado una línea recta, ya que I_D y V_D son, respectivamente, los ejes de coordenadas. Para su trazado elegimos el método de los dos puntos, seleccionando los puntos en que la citada recta corta a dichos ejes:

$$\text{para } V_D = 0 \text{ resulta } I_{D0} = V/R \quad \text{y} \quad \text{para } I_D = 0 \text{ se tiene } V_{D0} = V$$

A la recta así obtenida que gráficamente expresa el condicionamiento de la malla, se la denomina RECTA DE CARGA ESTÁTICA (en el gráfico R.C.E.) y la pendiente de la misma, resultado de la operación derivada de I_D con respecto a V_D resulta ser $(-1/R)$, o sea que depende del valor de la resistencia serie del circuito. Si dicha resistencia R es grande, su pendiente será pequeña y la recta estará bien acostada, en cambio si R es chica, la pendiente de la R.C.E. es grande y la recta resulta bien vertical, permitiendo en este último caso corrientes mayores en el circuito.

La R.C.E. pivotea en el valor de la fuente V . Dado que la resistencia R asigna la pendiente de la R.C.E. a la resistencia R se llama RESISTENCIA DE CARGA ESTÁTICA. El punto de cruce de la R.C.E. y la curva característica del diodo satisface simultáneamente el condicionamiento que impone el diodo y el que impone la malla en la que se encuentra conectado, por tanto es el único punto que proporciona satisfacción a la característica de funcionamiento estático, vale decir que ES EL PUNTO DE TRABAJO ESTÁTICO "Q".

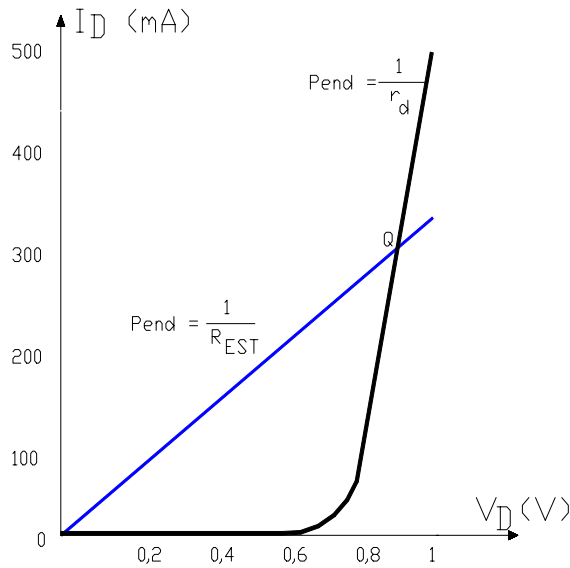


Figura I.5.

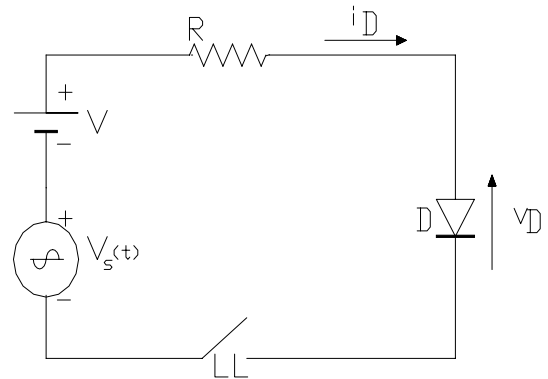


Figura I.6.

La Resistencia Estática del Diodo es por definición el cociente entre el valor de la componente continua o estática de la tensión en bornes del diodo y la componente continua o estática de la corriente que lo atraviesa

$$R_{EST} = V_D / I_D \quad (I.3.)$$

en donde, tanto I_D como V_D son los valores correspondientes al punto de funcionamiento estático del diodo. Así por ejemplo, para:

$$I_D = 5,2 \text{ mA} - V_D = 0,6 \text{ V} \quad \text{resulta un} \quad R_{EST} = 115 \text{ Ohm.}$$

mientras que para: $I_D = 300 \text{ mA} - V_D = 0,9 \text{ V}$ se tiene un $R_{EST} = 3 \text{ Ohm.}$

Para el diodo operando en alto nivel ($I_D = 300 \text{ mA}$) la resistencia estática del mismo tiende a ser muy pequeña comparada con el mismo parámetro para bajo nivel. La interpretación gráfica se observa en la figura I.5.

I.1.3.- Condiciones Dinámicas de Trabajo:

En la figura I.6., ahora al cerrar la llave LL la corriente y tensiones que se establecerán en el circuito resultarán de la superposición de los efectos causados por los dos generadores independientes; el de tensión estática V y el que provee una tensión variable en el tiempo (dinámica), con forma de señal sinusoidal $V_S(t)$. En el circuito se han señalado los sentidos de referencia de tal corriente y de la tensión en el diodo por lo que tratándose de los denominados VALORES TOTALES se ha empleado una notación distinta a la usada en el circuito de la figura I.1. (variable minúscula subíndice mayúsculo).

La resolución simple, aunque aproximada, puede ser encarada admitiendo la validez de los conceptos de la Teoría de los Circuitos Lineales, aún en presencia de un elemento no lineal como el diodo semiconductor. En tal caso es posible aplicar el PRINCIPIO DE SUPERPOSICIÓN determinando en primer lugar las condiciones de trabajo que impone la fuente independiente de tensión estática y luego haciendo lo propio con la dinámica, para más tarde hallar los valores totales.

El primer paso aludido no es otra cosa que la determinación del punto de reposo o de trabajo estático Q, tal como ya lo hemos estudiado con anterioridad. Supongamos en ese sentido que se tienen los mismos componentes de circuito que los utilizados en el problema de verificación resuelto en el Apartado I.1.2.. Así $V_D = 0,6 \text{ V}$ e $I_D = 5,2 \text{ mA}$, serán los correspondientes al punto Q.

En el segundo paso del principio que estamos aplicando anulamos la fuente estática independiente de tensión V (la cortocircuitamos) y sin dejar de considerar que el diodo semiconductor se encuentra polarizado en el punto Q ya verificado, estudiamos el comportamiento del circuito bajo la acción de la fuente de tensión senoidal $V_S(t) = V_{smax} \cdot \text{sen}(\omega t)$. En tal sentido y de acuerdo con la linealización del problema, tratamos de reemplazar al diodo semiconductor polarizado, por algún elemento de circuito que lo represente por lo menos en la parte en que lo obligue a operar la componente dinámica. Para ello consideramos la CONDUCTANCIA DINÁMICA que presenta la juntura en el punto de trabajo Q.

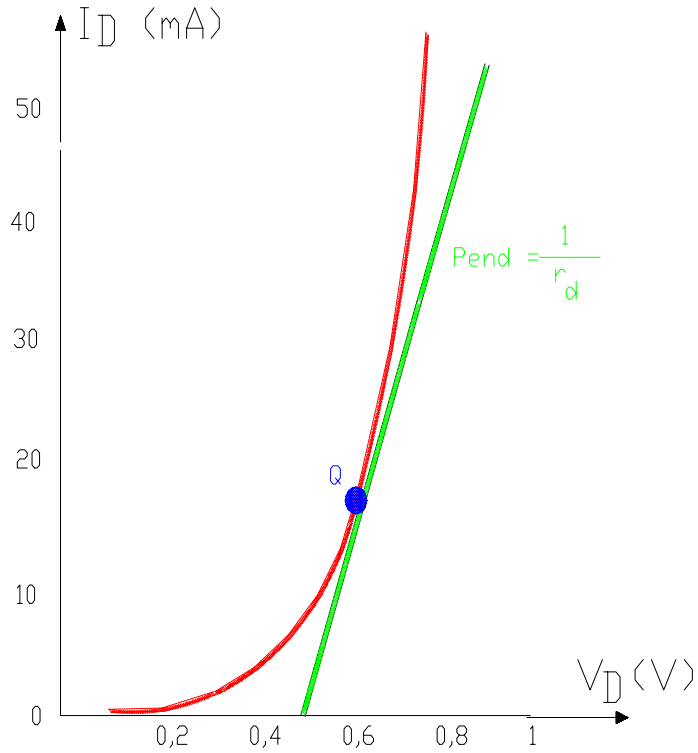
Para ese nivel de corriente I_D , en la ecuación I.1. el valor 1 puede ser despreciado frente a la exponencial y la ley del diodo se simplifica a:

$$I_D = I_S \cdot e^{(V_D/V_T)} \quad (\text{se ha tomado } n = 1)$$

Según su definición, la conductancia dinámica de la unión resulta

$$g_u = \frac{d I_D}{d V_D} = I_S \cdot \frac{d}{d V_D} [e^{(V_D/V_T)}] = \frac{I_D}{V_T}$$

con lo que la RESISTENCIA DINÁMICA DE LA UNIÓN será: $r_u = V_T / I_D$ (I.4.) y tratándose de un parámetro puntual, debe ser calculado para la corriente I_{DQ} .



Por su parte la RESISTENCIA DINÁMICA DEL DIODO posee dos componentes: la resistencia dinámica de su juntura (r_u) y la resistencia ohmica del material semiconductor y terminales correspondientes que llamaremos r_b . Luego:

$$r_d = r_u + r_b \quad (I..5.)$$

y su interpretación gráfica que también se llevó a cabo en la figura I.5., corresponde a la pendiente de la recta tangente a la curva característica del diodo en el punto de operación Q. Para bajos valores de corriente I_D predomina r_u , mientras que

para altos I_D predomina la parte ohmica r_b . Por ejemplo, para el punto Q del problema de proyecto resuelto en el apartado I.1.2 en que $I_D = 300 \text{ mA}$ y $V_D = 0,9 \text{ V}$, tomando incrementos alrededor de Q, de la misma figura I.5. surgen los valores de:

$$r_d = \Delta V_D / \Delta I_D = 0,2 \text{ V} / 0,5 \text{ A} = 0,4 \text{ Ohm}$$

mientras que:

$$r_u = 0,025 \text{ V} / 0,3 \text{ A} = 0,083 \text{ Ohm}$$

predominando la parte ohmica, de valor:

$$r_b = r_d - r_u = 0,4 - 0,083 = 0,317 \text{ Ohm}$$

En cambio para nuestro punto Q correspondiente a una corriente tan baja como $5,2 \text{ mA}$ resulta $r_u = 25 / 5,2 = 4,8 \text{ Ohm}$ y dado que $r_b = 0,317 \text{ Ohm}$ (al ser Ohmica y no depende de la corriente I_D) se tiene una $r_d = 5,12 \text{ Ohm}$.

Supongamos un valor conocido de $V_{smax} = 1 \text{ V}$. Para esta parte del estudio, al haber linealizado el problema, el diodo semiconductor puede ser reemplazado por un resistor de resistencia igual a la resistencia dinámica del diodo resultando así un CIRCUITO EQUIVALENTE DINÁMICO en donde únicamente se desarrollan las componentes dinámicas de la corriente y las tensiones por lo que para señalarlas nuevamente es preciso cambiar de notación. El circuito comentado se representa en la figura I.7 y en él la forma de señal de la corriente será también sinusoidal (producto de la linealización), es decir:

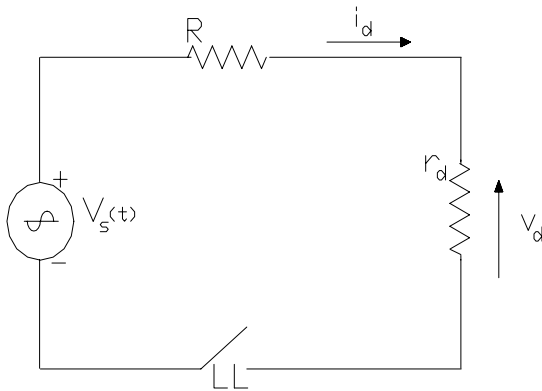


Figura I.7.

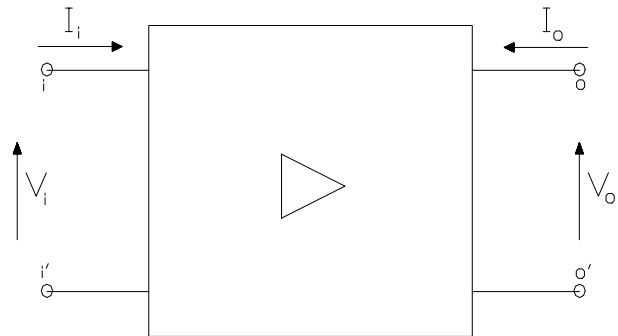


Figura I.8.

$$i_d = I_{dmax} \cdot \text{sen}(\omega t) \quad ; \quad \text{en donde puede calcularse } I_{dmax} = V_{smax} / (R + r_d) = 1 \text{ V} / (2200 + 5,12) = 0,45 \text{ mA} .$$

Finalmente y yendo al tercer paso del principio de superposición, el valor total de la corriente en el circuito, aquel que habíamos señalado en la figura I.6., se obtiene como suma (dada la linealización) de ambas componentes; la estática y la dinámica, o sea:

$$i_D = I_{DQ} + i_d = I_{DQ} + I_{dmax} \cdot \text{sen}(\omega t) = 5,2 \text{ mA} + 0,45 \text{ mA} \cdot \text{sen}(\omega t)$$

I.2.- TRANSISTORES BIPOLARES COMO AMPLIFICADORES:

En general cuando se estudia amplificadores, sobre todo cuando estos no son de potencia es decir cuando manejan bajo nivel de señal, se los suele interpretar como CUADRIPOLOS, dado que admitiendo cierto error de método de análisis generalmente bien tolerado, puede considerárselos como un CUADRIPOLO LINEAL y entonces puede aplicarse toda la batería de herramientas de la Teoría de Circuitos de los Cuadripolos Lineales. Sea la figura I.8., la representación esquemática de cualquier amplificador como el comentado. En dicho cuadripolo pueden identificarse los terminales de entrada (i e i') y los correspondientes de salida (o y o'). Para llevar a cabo los estudios correspondientes es común que se adopten sentidos de referencia para las corrientes y tensiones en dichos terminales.

Así son consideradas positivas a las corrientes entrantes al cuadripolo y también positivas a las diferencias de potencial tales que hacen mayor (o positivo) al potencial del terminal superior (i y o) respecto del inferior (i' y o').

Conviene ahora realizar una revisión del mecanismo de la amplificación y las partes intervinientes que obligatoriamente deben estar presentes en todo proceso en donde tenga lugar la amplificación: se trata de un efecto en donde una SEÑAL O INFORMACIÓN A AMPLIFICAR, provista por una FUENTE DE EXCITACIÓN y aplicada a un par de terminales o TERMINALES DE ENTRADA del ELEMENTO ACTIVO, ejerce la ACCIÓN DE GOBIERNO del pasaje de potencia eléctrica provista por LA FUENTE DE ALIMENTACIÓN hacia un CIRCUITO DE CARGA conectado al otro par de terminales o TERMINALES DE SALIDA DEL ELEMENTO ACTIVO.

En el elemento activo, para ejercer la acción de gobierno éste debe requerir una energía mucho menor que la que es capaz de regular o gobernar, con lo que puede proporcionar AMPLIFICACIÓN y la señal o información debe transitar desde la entrada hacia la salida del amplificador sin que se deforme o distorsione de modo que dicha acción de gobierno se debe realizar en forma LINEAL.

En este caso estamos considerando al transistor bipolar como elemento activo y sabido es que el mismo solo dispone de tres terminales de conexión (emisor-base-colector) para su conexión al circuito, mientras que en la definición anterior se esta mencionando al par de terminales de entrada y par de salida en su interpretación como cuadripolo.

La conexión resulta posible haciendo que uno de los tres terminales del transistor bipolar sea COMÚN a los terminales de entrada y salida, lo que origina las tres CONFIGURACIONES BÁSICAS del amplificador bipolar: BASE COMÚN: BC ; EMISOR COMÚN : EC y COLECTOR COMÚN: CC.

El comportamiento lineal en el caso de un transistor bipolar solo puede ser aceptado y con cierto error generalmente bien tolerado, si se fijan ciertas condiciones de trabajo estático y con una operación dinámica que hemos llamado bajo nivel o pequeña señal.

Pero veamos estas configuraciones típicas en las que el transistor bipolar se POLARIZA para que funcione como AMPLIFICADOR LINEAL. En el circuito de la figura I.9. puede observarse la utilización de un transistor tipo PNP para el cual es el terminal de BASE (B) el que se ha conectado en forma común a la malla de entrada o de excitación E-B y a la de salida o de carga C-B, motivo por el cual a la configuración se la denomina BASE COMÚN.

La juntura inyectora o B-E se polariza en forma directa mediante la fuente V_{EE} y la corriente I_E se halla limitada en el circuito por la presencia del resistor R_E . Por otra parte, la juntura colectora o unión B-C se encuentra polarizada en forma inversa mediante la fuente V_{CC} y su tensión de polarización inversa V_{BC} depende del resistor R_C . Como sabemos esta forma operativa o polarización es necesaria para que el transistor bipolar pueda desempeñarse como amplificador y lo haga de la forma más parecida a la amplificación lineal.

En dicho circuito además de los sentidos de referencia de corrientes y tensiones usuales en los cuadripolos (trazo continuo) y como pocas veces realizaremos a lo largo de este trabajo, se han indicado también los sentidos reales de las que se pueden medir en el mismo (trazo discontinuo). En lo futuro y salvo aclaración, siempre utilizaremos sentidos de referencia para el estudio de los circuitos; lo cual significa que si calculada la magnitud correspondiente, la misma arroja un resultado negativo, el sentido real es opuesto al tomado como referencia. De acuerdo a esta convención, en un transistor PNP serán consideradas negativas por ejemplo a la corriente de colector ($-I_C$) o a la tensión base-emisor ($-V_{BE}$) y positiva a la corriente de emisor (I_E).

De acuerdo con la física del transistor bipolar, la corriente de colector esta dada por la ecuación:

$$I_C = h_{FB} \cdot I_E + I_{CB0} \quad (I.6.)$$

aquí h_{FB} es un coeficiente que toma valores usualmente comprendidos entre 0,95 y 0,99 e I_{CB0} por su parte es la llamada corriente de portadores minoritarios en la base y por lo tanto fuertemente dependiente de la temperatura en la juntura.

Para 25 grados centígrados usualmente y para el caso del silicio, I_{CB0} toma valores del orden de los nA, por lo que puede despreciarse frente al término dependiente de I_E , así:

$$I_C = h_{FB} \cdot I_E \quad \text{y por lo tanto} \quad h_{FB} = (I_C / I_E) \quad (I.7.)$$

es llamada GANANCIA ESTÁTICA DE CORRIENTE DE COLECTOR RESPECTO A LA DE EMISOR o también GANANCIA ESTÁTICA DE CORRIENTE PARA BASE COMÚN.

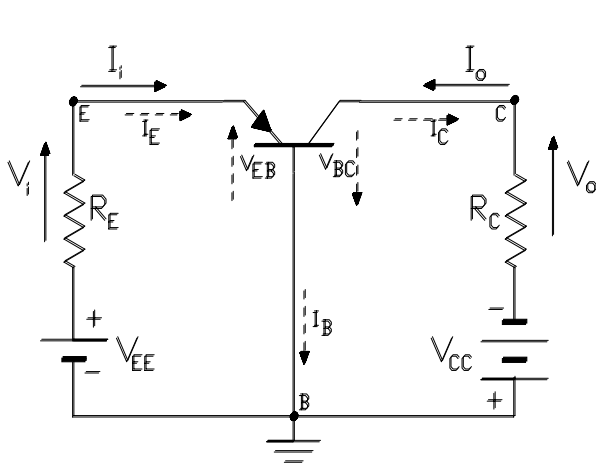


Figura I.9.

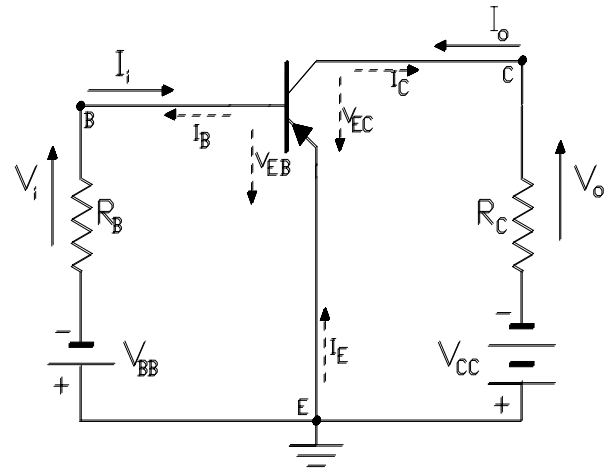


Figura I.10.

Si queremos encontrar también una relación entre las corrientes estáticas de colector I_C y la de base I_B introducimos la ecuación inherente a la consideración de la primer Ley de Kirchoff en el nodo transistor:

$$I_E = I_C + I_B \quad (I.8.)$$

y reemplazamos (I.8.) en (I.6.): $I_C = h_{FB} \cdot I_C + h_{FB} \cdot I_B + I_{CB0}$; o bien $I_C (1 - h_{FB}) = h_{FB} \cdot I_B + I_{CB0}$ y despejando:

$$I_C = \frac{h_{FB}}{1 - h_{FB}} I_B + \frac{1}{1 - h_{FB}} I_{CB0} \quad \text{y llamando: } h_{FE} = \frac{h_{FB}}{1 - h_{FB}} \quad \text{resulta } (h_{FE} + 1) = \frac{1}{1 - h_{FB}} \quad \text{con lo que:}$$

$$I_C = h_{FE} \cdot I_B + (h_{FE} + 1) \cdot I_{CB0} \quad (I.9.)$$

Además, si se consideran temperaturas no superiores a las usuales de un ambiente normal, por ejemplo $T = 25^\circ\text{C}$ el término dependiente de I_{CB0} se hace despreciable por lo que:

$$I_C = h_{FE} \cdot I_B \quad \text{o bien} \quad h_{FE} = I_C / I_B$$

llamándose a esta última GANANCIA ESTÁTICA DE CORRIENTE DE COLECTOR RESPECTO DE LA CORRIENTE DE BASE o simplemente GANANCIA ESTÁTICA DE CORRIENTE PARA EMISOR COMÚN del transistor.

Vale la pena aclarar aquí que lo que corresponde a las configuraciones mencionadas son los parámetros (h_{FE} o h_{FB}) mientras que las ecuaciones analizadas corresponden al transistor bipolar, con independencia de la configuración en que funcionen.

Si tomamos como ejemplo una especificación típica encontraríamos que a partir de la hoja de datos correspondiente al transistor PNP de silicio tipo BC636 se extrae:

$$\text{Para } I_C = -150 \text{ mA} ; V_{CE} = -2 \text{ V} \quad \text{resulta:} \quad 40 < h_{FE} < 250$$

Con respecto a esta especificación típica cabe aclarar que en los Manuales, los fabricantes para suministrar información adoptan para las corrientes y tensiones en los componentes activos la convención o sentidos de referencia de los cuadripolos, motivo por el cual y según puede comprobarse en las figuras I.9. y I.10., en un transistor PNP tanto la corriente de colector como la tensión colector-emisor poseen sentidos reales opuestos a los de referencia y en consecuencia sus valores son negativos.

Debe notarse la gran DISPERSIÓN del parámetro h_{FE} que en este ejemplo se ubica entre 40 y 250, o sea que es de más de seis veces y que resulta una característica típica y propia de la fabricación de los transistores bipolares y que como veremos más adelante, tiene una influencia notable en la polarización.

En las figuras I.10. y I.11. se han representado los circuitos elementales correspondientes a las configuraciones de emisor común (EC) y colector común (CC) también con la utilización de transistores PNP y en donde se han marcado los sentidos reales de las corrientes y tensiones que se establecen en los mismos.

Para el caso de transistores del tipo NPN se deben invertir las polaridades de las fuentes de alimentación, de forma tal que para el BC se tendrá el circuito indicado en la figura I.12. En forma análoga se tendrán los circuitos de las restantes configuraciones de EC y CC para el caso de utilizar transistores del tipo NPN.

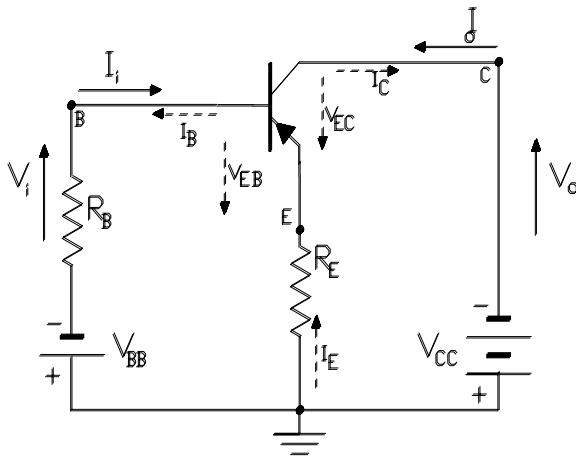


Figura I.11.

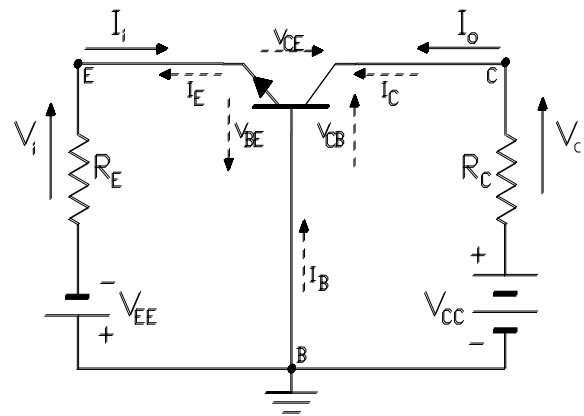


Figura I.12.

I.2.1.- Características de salida para Emisor Común:

Para la configuración EC y por medición de los valores de las componentes estáticas de corrientes y tensiones en el circuito correspondiente, en forma similar a lo relatado para el caso del diodo semiconductor, se puede trazar el juego de curvas características de colector o de salida para dicha configuración las que típicamente adoptan un formato similar al que se presenta en la figura I.13.

En estas curvas características se puede observar la ZONA ACTIVA del transistor como amplificador, limitada por las ZONA DE CORTE para corrientes I_C por debajo de cero, ZONA DE SATURACIÓN para tensiones V_{CE} por debajo del valor característica $V_{CE(sat)}$ (usualmente comprendido entre unos cientos de mV y algunos Volt dependiendo del tipo de transistor), la REGIÓN DE RUPTURA de la juntura base-colector debido a una alta polarización inversa por encima del valor BV_{CE0} y la ZONA LIMITE MÁXIMO DE CORRIENTE (por encima de I_{CMAX}).

Es en la zona activa del transistor donde se cumplimenta la ley representada por la ecuación (I.9.). Se puede observar que para una dada temperatura (25 °C), la separación entre curvas para igual cambio de la corriente I_B , no permanece constante a lo largo del eje I_C lo cual significa que el parámetro h_{FE} no permanece constante para grandes variaciones de I_C . Puede comprobarse lo dicho si analizamos las especificaciones que suministra el fabricante para el mismo transistor BC636 que se citara precedentemente, para el cual se suministra una curva de variación del parámetro en cuestión en función de la mencionada corriente, y cuya forma es similar a la que se transcribe en la figura I.14.

En las curvas de la figura I.13. se observa también que dicha familia de curvas de salida poseen una cierta inclinación o pendiente positiva y definida por la relación:

$$\Delta V_{CE} / \Delta I_C = r_o$$

que representa a la RESISTENCIA DE SALIDA del transistor para la configuración EC.

Asimismo, debe considerarse siempre que cuando trabajamos con un determinado transistor y recurrimos a la Hoja de Datos proporcionada por su fabricante, para obtener datos de su comportamiento o más específicamente sus curvas características (si es que se suministran), lo que el fabricante esta proporcionando son DATOS ESTADÍSTICOS de la serie de producción de que se trate, por lo que en general nuestro transistor tendrá características diferentes y del mismo orden de dispersión, respecto a lo que se indica en el Manual.

En tal sentido cabe remarcar la importante DISPERSIÓN en cuanto al valor del parámetro h_{FE} (recordar el BC636), que en el caso del silicio, normalmente suele ser del orden de 1 a 3 veces entre el h_{FEmin} y el h_{FEMAX} .

Finalmente también puede apreciarse que el pequeño valor de I_C correspondiente a $I_B = 0$ corresponde al término $(1 + h_{FE}) \cdot I_{CB0}$ de la ecuación (I.9.) y expresa la dependencia del funcionamiento del transistor bipolar con respecto a la temperatura ambiente de trabajo.

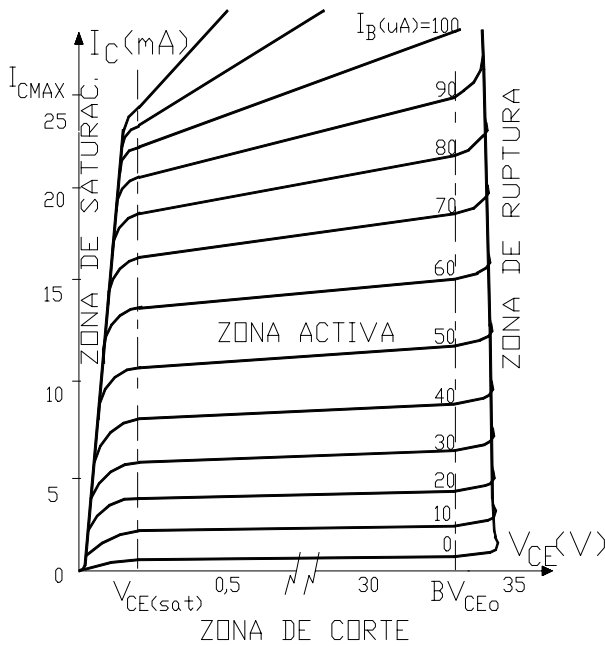


Figura I.13.

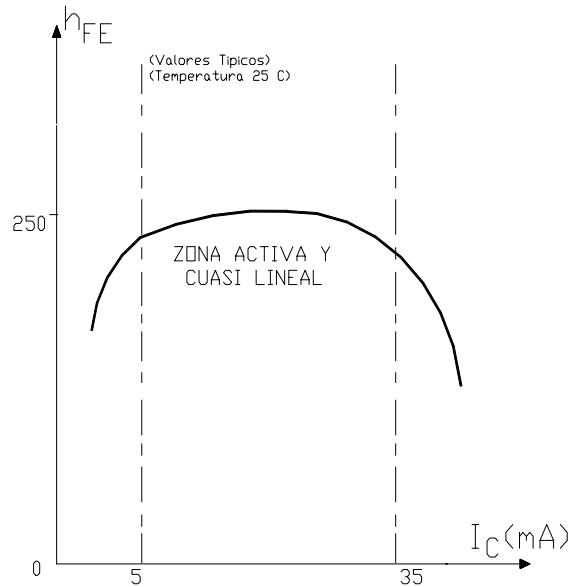


Figura I.14.

I.2.2. - Idealización de las Curvas Características de Salida para EC:

En consideración a las características recién detalladas y a los efectos de una mejor comprensión del principio de operación del amplificador bipolar, consideraremos un transistor un tanto ideal que nos permitirá simplificar una familia de curvas características de salida para EC. La idealización consistirá en suponer:

a) que dentro de la zona activa y para temperaturas normales (25 °C) $I_C = h_{FE} \cdot I_B$ pudiéndose efectivamente despreciar el término $(1 + h_{FE}) \cdot I_{CB0}$ por ser éste no significativo para el silicio y a dicha temperatura. La consecuencia es que ahora en el transistor idealizado se tendrá $I_C = 0$ para $I_B = 0$.

b) que en igual zona la resistencia de salida del transistor bipolar en EC puede considerarse de valor infinito. Esto consiste en admitir que la salida del transistor es una fuente de corriente independiente y constante y que las curvas características de salida en realidad son una familia de rectas horizontales y paralelas entre sí.

c) admitiremos simultáneamente que dentro de la zona activa el parámetro h_{FE} se mantiene constante, independientemente del valor que se considere de I_C , lo cual equivale a suponer que el espaciamiento entre las diferentes curvas (ahora rectas horizontales), para igual cambio de I_B se mantiene constante en todo el ámbito del plano $I_C - V_{CE}$.

Bajo la totalidad de dichas suposiciones, las curvas características de salida idealizadas para EC adoptan una forma similar a las que se representan en la figura I.15. (valores numéricos genéricos).

I.3. - DETERMINACIÓN DEL PUNTO DE OPERACIÓN ESTÁTICO - FUNCIONAMIENTO DINÁMICO:

Consideraremos ahora que el transistor bipolar recién idealizado posee efectivamente una ganancia estática de corriente para emisor común (efectivamente por que el dato se ha obtenido por medición del componente) $h_{FE} = 200$ y que se trata de un transistor de silicio tipo NPN, siendo éstos los únicos datos disponibles del transistor. Con el mismo realizamos el circuito indicado en la figura I.16., vale decir que consideraremos un elemental circuito amplificador emisor común.

Los restantes componentes del circuito poseen los siguientes valores:

$$V_{BB} = 2,2 \text{ V} - V_{CC} = 12 \text{ V} - V_{smax} = 1 \text{ V} - R_B = 47 \text{ K}\Omega - R_C = 1 \text{ K}\Omega.$$

Como del transistor utilizado solo conocemos material, tipo y h_{FE} efectivo para poder llevar a cabo el análisis del comportamiento del circuito con una interpretación gráfica que nos permita afianzar conceptos, construiremos la familia de curvas características de salida para EC idealizadas según lo propuesto en el apartado precedente.

Dado que $V_{CC} = 12 \text{ V}$ la tensión V_{CE} sobre el transistor como máximo podrá tomar el valor de 12 V y con la idea de fabricarnos el plano $I_C - V_{CE}$ a nuestra medida, le asignamos la escala numérica al eje de absisas de dicho

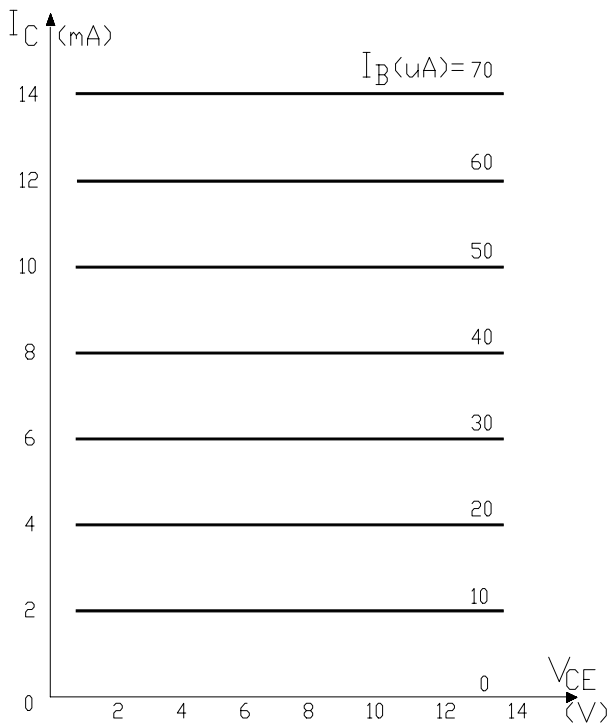


Figura I.15.

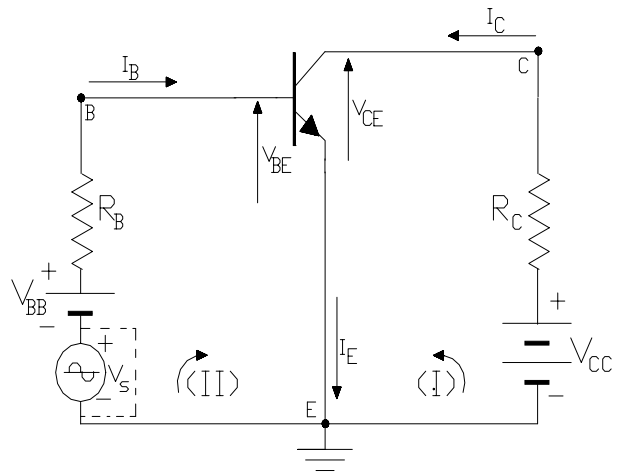


Figura I.16.

plano como para que se pueda representar hasta ese valor. Asimismo, con respecto a la corriente I_C , debe notarse que en el peor de los casos, si se llegara a hacer $V_{CE} = 0$, el máximo valor que podría alcanzar sería $(V_{CC} / R_C) = 12 \text{ mA}$. por lo que con el mismo criterio de poder representar hasta ese valor de I_C es que adoptamos el factor de escala del eje de ordenadas.

Para una mejor claridad del dibujo, de las infinitas curvas que componen la familia solo identificamos aquellas que por comodidad, corresponden a los valores de 2, 4, 6, 8, 10, 12 y 14 mA de I_C , los que de acuerdo con

el h_{FE} conocido se correlacionan con los valores de I_B de 10, 20, 30, 40, 50, 60 y 70 μA , respectivamente. La gráfica obtenida según este procedimiento se ha representado en la figura I.15.

Queremos ahora determinar cual es la forma de operación del transistor en dichas características. Observamos que al igual que en el caso ya estudiado del diodo semiconductor, en este circuito existen dos fuentes independientes, una estática y la otra variable en el tiempo o dinámica.

Ya que en el proceso de idealización al transistor lo hemos linealizado, aplicaremos la teoría de los circuitos lineales sin necesidad de realizar un planteo y resolución de las ecuaciones diferenciales que hubiese sido imprescindible considerar para el caso real, que si bien arrojarían un resultado exacto nos apartarían sobre manera del hecho físico que es nuestro propósito estudiar ahora.

En tal sentido aplicaremos el principio de superposición ya mencionado, resolviendo primero las condiciones de trabajo estático, es decir el circuito bajo la acción de las fuentes independientes de corriente continua (C.C.), para luego hacer lo propio con la fuente dinámica y finalmente considerar la superposición de ambos efectos.

I.3.1. Punto de Operación Estático Q:

Sobre el circuito real para el primer paso de superposición procedemos a anular la fuente dinámica (corto circuito en línea de trazos de la figura I.16.) y consideramos a continuación un circuito auxiliar, equivalente estático en donde únicamente se podrán analizar las componentes estáticas de las corrientes y tensiones cuyos sentidos de referencia se han señalado también en la misma figura I.16. Observamos que en dicho circuito equivalente estático se pueden identificar solo dos mallas independientes, por ejemplo la malla de salida o (I) y la malla de entrada o (II). Además se puede constatar que ambas mallas incluyen una característica tensión-corriente impuesta por el propio transistor: ($I_C - V_{CE}$ en la malla de salida o (I) e $I_B - V_{BE}$ en la malla de entrada o (II)).

El punto de reposo o punto Q deberá satisfacer simultáneamente todos los condicionamientos que le impongan esas mallas, dichas características tensión-corriente y todo otro condicionamiento que imponga el transistor (h_{FE} por ejemplo). Estudiaremos tales condicionamientos progresivamente:

I.3.1.a.- Malla de salida:

El condicionamiento que impone esta malla lo tenemos en cuenta a partir de la ecuación de la segunda Ley de Kirchoff, es decir que con los sentidos de referencia adoptados (coincidentes con los que se usan en cuadripolos) y adoptando un sentido de inspección antihorario (y coincidente con el de circulación de I_C), se tiene:

$$V_{CC} - I_C \cdot R_C - V_{CE} = 0$$

en donde V_{CC} y R_C son constantes bien conocidas en el problema de verificación, mientras que I_C y V_{CE} son las variables que se pretenden determinar. Existen dos posibilidades de reescribir esta misma ecuación, según la incógnita que consideremos como variable independiente, una de ellas es:

$$I_C = \frac{V_{CC} - V_{CE}}{R_C} \quad (I.10.)$$

mientras que la otra modalidad nos será de utilidad mas adelante.

Ya que tenemos una sola ecuación con esas dos incógnitas continuamos incorporando los condicionamientos ya detallados.

I.3.1.b.- Características de salida para EC del transistor:

El transistor por su parte, a través de su juego de terminales de C y E impondrá que los pares de valores $I_C - V_{CE}$ satisfagan las leyes de variación que se representan en la familia de curvas características de salida para EC, curvas éstas que en forma idealizada hemos obtenido en la figura I.17. En otras palabras, el transistor exige que el punto de trabajo se encuentre ubicado en algún punto perteneciente al plano $I_C - V_{CE}$.

Con el objeto de hallar dicho punto consideramos ambos condicionamientos simultáneamente vinculando la ecuación (I.10.) con la gráfica de la figura I.17. Precisamente la representación gráfica de dicha ecuación en el mencionado plano nos lleva a la forma de una recta, cuya pendiente es negativa e igual a $(-1/R_C)$ para cuyo trazado

determinamos, por ejemplo, los puntos de intersección con los ejes de coordenadas. Así con la ecuación (I.10.), para el punto de cruce con el eje de ordenadas o punto A:

$$V_{CEA} = 0 \quad ; \text{ por lo que la corriente } I_{CA} = V_{CC} / R_C = 12 \text{ (V)} / 1 \cdot 10^3 \text{ (Ohm)} = 12 \text{ mA}$$

mientras que para el punto B de cruce con el eje de abscisas:

$$I_{CB} = 0 \quad ; \text{ entonces la tensión debe ser } V_{CEB} = V_{CC} = 12 \text{ V}$$

Luego de ubicados ambos puntos en la figura I.17., a la recta que los determina (en los cruces con los ejes de coordenadas) se la denomina RECTA DE CARGA ESTÁTICA - R.C.E.

Lo que se está haciendo al combinar el simultáneo cumplimiento de las condiciones que imponen la característica de salida para EC del transistor y la de la malla de salida es, gráficamente, LIMITAR a los infinitos puntos del plano $I_C - V_{CE}$ donde se definen las características del transistor, de manera que solo aquellos que simultáneamente pertenezcan a la R.C.E. podrán ser posibles puntos Q, es decir que EL PUNTO DE OPERACIÓN ESTÁTICO - Q DEBE PERTENECER A LA R.C.E.

La definición del mismo sobre la R.C.E. surge de considerar los restantes condicionamiento.

I.3.1.c.- Malla de Entrada:

También en este caso el condicionamiento puede ser considerado por la ecuación de la malla de entrada. Según la segunda Ley de Kirchoff:

$$V_{BB} - I_B \cdot R_B - V_{BE} = 0$$

en donde V_{BB} y R_B son constantes bien conocidas mientras que V_{BE} e I_B hasta ahora las incógnitas que pretendemos encontrar. Esta ecuación puede reescribirse como:

$$I_B = \frac{V_{BB} - V_{BE}}{R_B} \quad (\text{I.11.})$$

I.3.1.d.- Característica B - E:

La juntura B - E por su parte impone la condición de que la tensión V_{BE} y la corriente I_B se encuentren vinculadas a través de la característica del diodo B - E polarizado en directo, cuya curva es totalmente análoga a la representada en la figura I.4. La única diferencia sería que en el caso del transistor, se podrían definir una familia de curvas similares, cuyo parámetro sería la tensión V_{CE} ya que existe una leve dependencia en el comportamiento del diodo B - E y la polarización inversa de la otra juntura. Sin embargo, aún considerando esta dependencia, el ámbito de variación de la tensión V_{BE} para corrientes I_E de bajo nivel siempre se mantiene en el entorno de 0,6 á 0,7 V en el caso del silicio (0,2 V en el germanio).

Un razonamiento similar al descrito para combinar las condiciones detalladas en I.3.1.a y en I.3.1.b nos llevaría a definir una RECTA DE ATAQUE, tal como se representara en la misma figura I.4. con aclaración que ahora al tratarse de la recta definida por la ecuación (I.11.) su ordenada al origen sería ahora (V_{BB} / R_B) y el cruce con el eje de abscisas V_{BB} , mientras que su intersección con la curva nos estaría dando la única solución que simultáneamente satisface ambos condicionamientos.

Pero para este caso, al combinar las condiciones y en atención a que no es común que los fabricantes proporcionen las curvas características del diodo B - E (mucho menos la familia para distintos V_{CE}) y debido al relativamente pequeño espectro de variación de la tensión V_{BE} alrededor de la tensión de umbral (que llamaremos $V_{BEu} = 0,7 \text{ V}$ en el silicio y $0,2 \text{ V}$ en el germanio) resultará igualmente aproximado pero mucho más simple el tomar como valor para V_{BE} a dicha tensión de arranque o de umbral V_{BEu} .

Con ello la ecuación (I.11.) se simplifica a:

$$I_{BQ} = \frac{V_{BB} - V_{BEu}}{R_B} \quad (\text{I.11'.})$$

y entonces, para los valores numéricos del circuito de la figura I.16. se tiene: $I_{BQ} = (2,2 - 0,7) / (47 \cdot 10^3) = 30 \mu\text{A}$.

El paso restante que falta considerar es la vinculación entre las características de entrada y las de salida establecida por el propio transistor a través de la ecuación (I.9.) idealizada ($I_{CB0} = 0$ para $T = 25^\circ \text{ C}$), vinculación

ésta que se tuvo en cuenta al construir la familia de curvas características de salida para EC. Ello equivale gráficamente a seleccionar entre aquellas curvas a aquella cuyo parámetro responde al valor de $I_{BQ} = 30 \mu A$ recién calculado, la que al interceptar a la R.C.E. determina el punto de trabajo estático Q que por ello satisface todos los condicionamientos analizados simultáneamente.

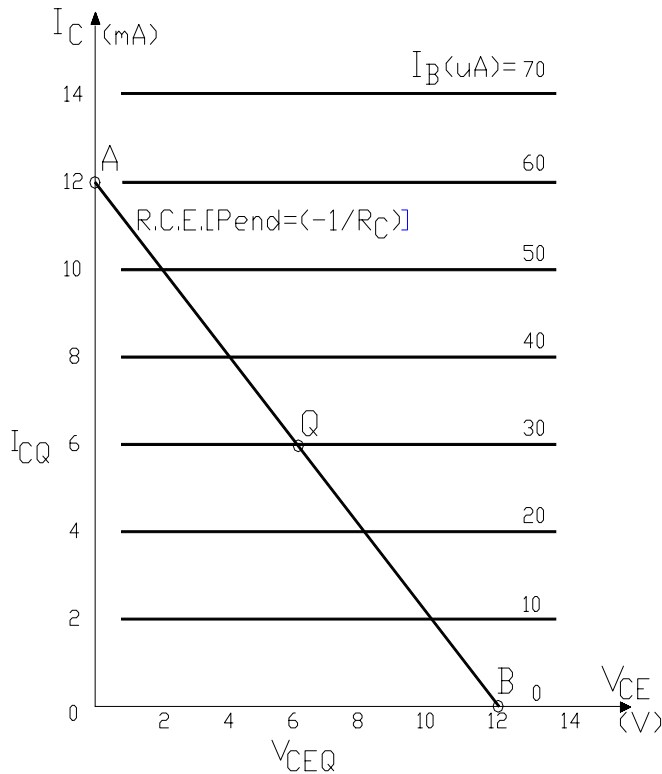


Figura I.17.

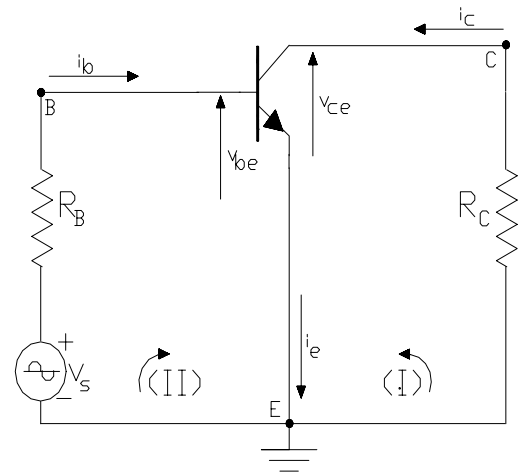


Figura I.18.

Tal como se observa en la figura I.17. los valores correspondientes a las coordenadas de dicho punto Q nos proporcionan la solución al problema de análisis de la polarización del transistor, encarado en el primer paso del principio de superposición, permitiéndonos predecir un funcionamiento como amplificador (dentro de la zona activa):

$$I_{CQ} = 6 \text{ mA} \quad \text{y} \quad V_{CEQ} = 6 \text{ V}$$

ya que, al ser $V_{CEQ} < BV_{CE0}$ se halla fuera de la zona de ruptura, dado que $I_{CQ} > 0$ está fuera de la zona de corte, en razón de que $V_{CEQ} > V_{CE(sat)}$ también se encuentra fuera de la zona de saturación y debido a que $I_{CQ} < I_{CMAX}$ el transistor trabaja en una región donde el h_{FE} despliega sus mejores valores.

I.3.2. - Análisis del Funcionamiento Dinámico:

Sin dejar de considerar dicha forma de operación estática del transistor, pasamos ahora a cuantificar las componentes dinámicas que se estudian en el segundo paso del principio de superposición, por lo que a partir del circuito original, anulamos ahora las fuentes de alimentación o estáticas y construimos así el circuito equivalente para la señal o circuito equivalente dinámico, tal como se representa en la figura I.18.

También ahora tenemos un circuito con dos mallas independientes (entrada y salida) y el transistor, solo que al contener una fuente de tensión independiente variable en el tiempo en dicho circuito se desarrollarán las componentes dinámicas de las corrientes y tensiones, las que resultarán de considerar los condicionamientos que imponen mallas y transistor de manera muy similar a lo realizada para las componentes estáticas.

En tal sentido, y tal como ya lo hicieramos con el diodo semiconductor, la linealización del transistor nos permite caracterizar a su diodo B - E a través de la resistencia dinámica de este diodo, que para esta configuración del transistor (EC) representa la RESISTENCIA DE ENTRADA DEL TRANSISTOR EN EMISOR COMÚN con su correspondiente parte ohmica y su resistencia de juntura b-e ($r_b + r_{be}$). Dado que para el calculado valor de corriente I_{CQ} aproximadamente igual a I_{EQ} (bajo) predomina la resistencia de juntura, dicha resistencia de entrada es posible determinarla de manera similar a lo visto con anterioridad, es decir:

$$I_E = I_C = I_S \cdot e^{\frac{V_{BE}}{V_T}} \quad \text{y como } I_B = I_C / h_{FE} \quad \text{se tendrá: } I_B = (I_S / h_{FE}) \cdot e^{\frac{V_{BE}}{V_T}} \quad \text{luego } g_{be} = \frac{dI_B}{dV_{BE}}$$

$$g_{be} = I_{BQ} / V_T \quad \text{y} \quad r_{be} = V_T / I_{BQ} = (25 \cdot 10^3) / (30 \cdot 10^{-6}) = 833 \text{ Ohm}$$

Entonces el circuito equivalente dinámico de entrada linealizado se representa en la figura I.19. En él, las componentes dinámicas resultarán:

$$i_b = v_s / (R_B + r_{be}) \quad \text{y como en nuestro caso } R_B \gg r_{be} \quad \text{y} \quad v_s = V_{Smax} \cdot \text{sen}(\omega t)$$

$$i_b = I_{bmax} \cdot \text{sen}(\omega t) \quad \text{en donde } I_{bmax} = V_{Smax} / R_B = 1 \text{ (V)} / (47 \cdot 10^3 \text{ (Ohm)}) = 20 \mu\text{A aproximadamente.}$$

por su parte, la tensión de entrada al transistor amplificador:

$$v_{be} = V_{bemax} \cdot \text{sen}(\omega t) \quad \text{(I.12.)}$$

con
$$V_{bemax} = I_{bmax} \cdot r_{be} = 20 \cdot 10^{-6} \cdot 833 = 16,7 \text{ mV}$$

Así en atención a la idealización del transistor, en la malla de salida dinámica también resultará $i_c = h_{FE} \cdot i_b$ una corriente con forma de señal senoidal:

$$i_c = I_{cmax} \cdot \text{sen}(\omega t) = h_{FE} \cdot I_{bmax} \cdot \text{sen}(\omega t) \quad \text{con } I_{cmax} = 200 \cdot 20 \cdot 10^{-6} = 4 \text{ mA}$$

y planteando la ecuación de esta malla dinámica:

$$v_{ce} + i_c \cdot R_C = 0 \quad \text{o bien: } i_c = -v_{ce} / R_C \quad \text{(I.13.)}$$

la tensión de salida del circuito amplificador será:

$$v_{ce} = -i_c \cdot R_C \quad \text{también senoidal cuya } V_{cemax} = I_{cmax} R_C = 4 \cdot 10^{-3} \cdot 10^3 = 4 \text{ V}$$

$$v_{ce} = -V_{cemax} \cdot \text{sen}(\omega t) \quad \text{(I.14.)}$$

Corresponde ahora pasar al tercer paso del principio de superposición en donde hallaremos las componentes totales de las corrientes y tensiones, las que por la linealidad impuesta surgen de la suma de la componente estática más la componente dinámica. Así en la malla de entrada se tendrá:

$$i_B = I_{BQ} + i_b = I_{BQ} + I_{bmax} \cdot \text{sen}(\omega t) = 30 \text{ (uA)} + 20 \text{ (uA)} \cdot \text{sen}(\omega t) \quad \text{(I.15.)}$$

$$v_{BE} = V_{BEu} + v_{be} = V_{BEu} + V_{bemax} \cdot \text{sen}(\omega t) = 0,7 \text{ (V)} + 0,0167 \text{ (V)} \cdot \text{sen}(\omega t)$$

mientras que en la malla de salida:

$$i_C = I_{CQ} + i_c = I_{CQ} + I_{cmax} \cdot \text{sen}(\omega t) = 6 \text{ (mA)} + 4 \text{ (mA)} \cdot \text{sen}(\omega t) \quad \text{(I.16.)}$$

$$v_{CE} = V_{CEQ} + v_{ce} = V_{CEQ} - V_{cemax} \cdot \text{sen}(\omega t) = 6 \text{ (V)} - 4 \text{ (V)} \cdot \text{sen}(\omega t) \quad \text{(I.17.)}$$

I.3.3. - Interpretación gráfica del funcionamiento dinámico del Amplificador EC:

Esta interpretación se llevará a cabo sobre las mismas curvas características de salida para EC de la Figura I.17., en donde en un paso previo ya se halló el punto de funcionamiento estático Q, con el objeto de tener en cuenta el condicionamiento que impone el transistor ahora en lo que respecta al funcionamiento dinámico. Para tal fin, sobre dichas curvas dibujaremos también el condicionamiento que impone la malla de salida dinámica, representado a través de la ecuación (I.13.). Esta tarea la realizamos en una nueva gráfica incluida en la figura I.20.

La ecuación (I.13.) representada en el plano de las características de salida de EC de la figura I.20. nuevamente arroja como resultado una recta. En nuestro ejemplo la pendiente de esta nueva recta resulta también $(-1/R_C)$ (Por tratarse de un circuito simplificado. Como veremos en general difiere de la pendiente de la R.C.E.). Dicha recta contiene a todos los posibles puntos de funcionamiento dinámicos, vale decir representa a la señal, y como un valor particular de señal corresponde a aquellos $wt = 0, 180^\circ, 360^\circ$, en que la función seno es cero (es decir señal nula), esta nueva recta debe contener también al punto Q.

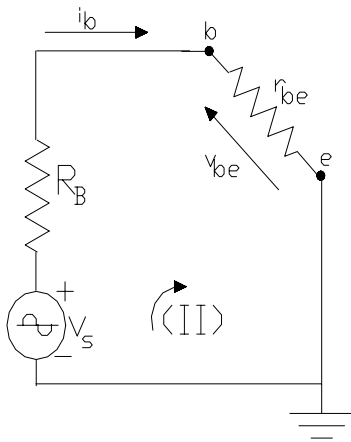


Figura I.19.

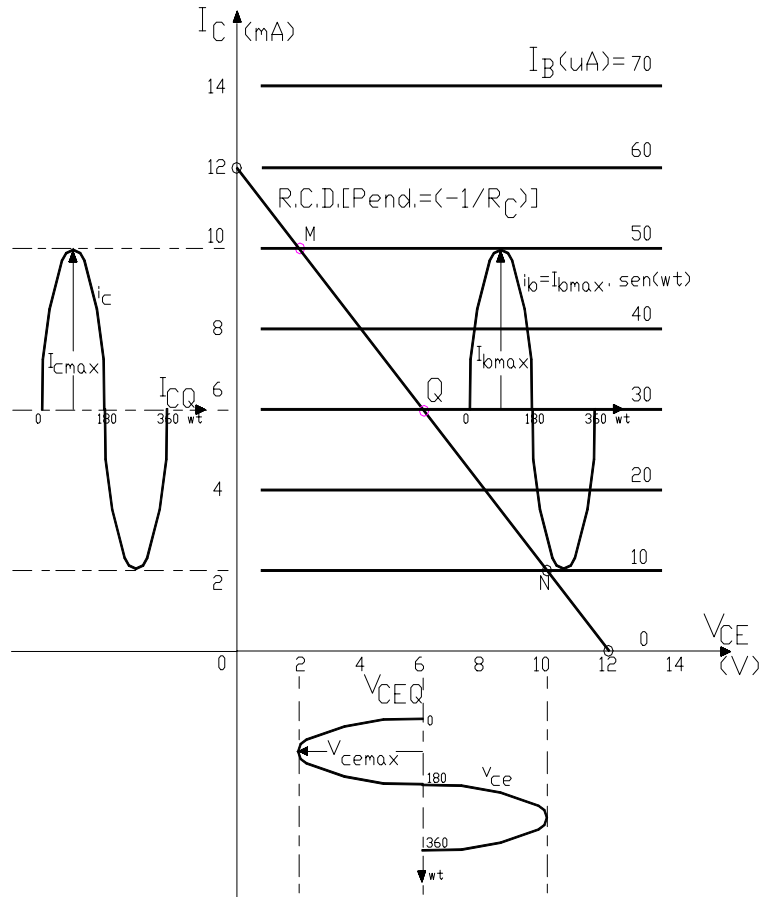


Figura I.20.

Entonces como son conocidos un punto y la pendiente es posible trazar dicha recta. A la recta así hallada se la denomina RECTA DE CARGA DINÁMICA - R.C.D. (que en este ejemplo y por simplicidad del circuito

coincide con la R.C.E.) y los puntos contenidos en ella son los únicos que satisfacen simultáneamente los condicionamientos del transistor y de la malla de salida dinámica del circuito. Dichos puntos se definirán como intersección de la R.C.D. con las curvas que se irán desarrollando para cada valor instantáneo del valor total de la corriente de base i_B .

Como puede observarse en el primer cuadrante de la figura I.20. se ha procedido a representar esquemáticamente a dicho valor total i_B dado por la ecuación (I.15.), mediante la función senoidal de amplitud $I_{Bmax} = 20 \mu A$ montada sobre la componente continua $I_{BQ} = 30 \mu A$. Para cada instante se tendrá un valor determinado de i_B y para el mismo puede imaginarse la recta horizontal correspondiente (que no se dibuja para mayor claridad de la representación), y su correspondiente intersección con la R.C.D.

De la totalidad de dichos puntos se han identificado los llamados M y N que respectivamente corresponden a los instantes de tiempo en que $\sin(\omega t) = 1$ y -1 y arrojan como resultado el máximo y mínimo valor total i_B ($i_{BM} = 50 \mu A$ e $i_{BN} = 10 \mu A$) y por ello llamados puntos de máxima excursión hacia saturación y hacia el corte.

La proyección de los puntos de intersección instantáneos sobre la R.C.D. sobre el segundo y cuarto cuadrante nos determinan las formas de señal de las componentes dinámicas de i_c y v_{ce} montadas, respectivamente, sobre las componentes de continua I_{CQ} y V_{CEQ} que respetan entonces las funciones de los valores totales i_c y v_{ce} dados por las ecuaciones (I.16.) y (I.17.).

Puede comprobarse que debido a la linealización impuesta por la idealización del transistor las componentes de señal obtenidas a la salida del amplificador (i_c y v_{ce}) resultan de idéntica forma (senoidal) con respecto a la señal de entrada a amplificar (v_s). Solo corresponde destacar el cambio de fase de 180° en la tensión de salida v_{ce} comparada con respecto a la corriente o tensión de entrada (i_b o v_{be}), lo cual se expresa diciendo que EL AMPLIFICADOR EMISOR COMÚN PRODUCE UNA INVERSIÓN DE FASE EN LA TENSIÓN AMPLIFICADA.

I.4. - COEFICIENTES DE AMPLIFICACION:

A los efectos de cuantificar la calidad amplificadora del circuito estudiado se pueden definir coeficientes de amplificación tanto de la tensión como de la corriente, evaluando la relación entre las amplitudes de la salida y las de entrada tal como se detalla a continuación:

$$\text{Amplificación de Tensión del Transistor en EC : } A_V = \frac{v_{ce}}{v_{be}} = \frac{-V_{ce\max}}{V_{be\max}} = \frac{-4}{0,0167} = -236$$

$$\text{Amplificación de Tensión del Amplificador EC : } A_{V_s} = \frac{v_{ce}}{v_s} = \frac{-V_{ce\max}}{V_{s\max}} = \frac{-4}{1} = -4$$

$$\text{Amplificación de Corriente del Amplificador en EC : } A_I = \frac{i_c}{i_b} = \frac{I_{c\max}}{I_{b\max}} = \frac{4 \text{ (mA)}}{0,02 \text{ (mA)}} = h_{FE} = 200$$

$$\text{Amplificación de Potencia del Transistor en EC : } A_P = \frac{I_{c\max} \cdot V_{ce\max}}{I_{b\max} \cdot V_{be\max}} = A_I \cdot (-A_V) = 200 \cdot 236 = 47200$$

El último coeficiente calculado muestra la capacidad amplificadora del elemento activo transistor bipolar. La disminución del coeficiente de amplificación de tensión entre la ganancia del transistor en EC (A_V) y la ganancia de la etapa amplificadora EC (A_{V_s}) se debe a lo elemental del circuito, sobre todo en la malla de excitación al contener al generador de excitación de tensión (v_s) en serie con una alta resistencia (R_B).

I.5. - INFLUENCIA DE LA DISPERSIÓN DE FABRICACIÓN:

En los Apartados precedentes pudo comprobarse el funcionamiento de un circuito amplificador bipolar en la configuración emisor común. La idealización del transistor permitió una mayor simplicidad en el estudio para facilitar su comprensión.

A partir de ahora comenzaremos a quitar hipótesis simplificadoras de manera de aproximarnos al hecho real pero sin modificar la metodología empleada para el estudio. En tal sentido y en primer lugar comenzamos por desidealizar parcialmente al transistor tomando en cuenta que su fabricación, a pesar de los avances tecnológicos y especialmente en la electrónica de los componentes discretos, es fuertemente afectada por la dispersión, hecho éste que, tal como lo manifestáramos con anterioridad se evidencia en que para transistores bipolares de igual tipo y hasta de la misma serie de fabricación el parámetro h_{FE} varía típicamente entre 1 y 3 veces. Frente a este hecho, cómo se verá afectada la operación del circuito amplificador que acabamos de estudiar?

Para responder este interrogante vamos a reexaminar la operación de dicho circuito amplificador suponiendo que por alguna razón fue necesario reemplazar al transistor por otro, del mismo tipo y de la misma serie de fabricación, solo que por efectos de la dispersión, el nuevo componente presenta un h_{FE} (también efectivo; porque lo obtenemos por medición) diferente al anterior, por ejemplo $h_{FE} = 300$ (200 era el valor anterior del transistor reemplazado). Aclaremos que el resto del circuito no se cambia en absoluto.

Para posibilitar el nuevo análisis debemos reconstruir las curvas características de salida de EC idealizadas y correspondientes al nuevo transistor. Ello lo concretamos en la figura I.21., en donde además, al tener en cuenta que la malla de salida del circuito no ha cambiado, representamos la R.C.E. que al igual que la del caso anterior estará pivoteando en el valor $V_{CC} = 12 \text{ V}$ (punto B) y continuará cortando al eje de ordenadas en $I_{CA} = V_{CC}/R_C = 12 \text{ mA}$. (punto A).

Dado que tampoco ha cambiado la malla de entrada del circuito y se continua operando con un transistor de silicio NPN cuya tensión de umbral del diodo base - emisor sigue siendo $V_{BEu} = 0,7 \text{ V}$, la corriente estática en dicha malla continúa siendo $I_{BQ} = 30 \text{ mA}$., lo cual constituye una particularidad del circuito estudiado, particularidad ésta que destacamos diciendo que dicho circuito POLARIZA CON CORRIENTE DE BASE CONSTANTE (I_{BQ}).

En la figura I.21. además de la familia de curvas del nuevo transistor se han dejado impresas también las que correspondían al transistor reemplazado con un trazo más tenue y con fines de comparación. De dicha comparación se puede notar que una dispersión en el sentido de producir un h_{FE} mayor, gráficamente se manifiesta como si la familia de curvas se desplazara hacia arriba, aumentando la separación entre cada una de dichas curvas.

Como consecuencia de todo ello ahora $I_{CQ} = h_{FE} \cdot I_{BQ} = 300 \cdot 30 \cdot 10^{-6} = 9 \text{ mA}$ y por lo tanto ahora $V_{CEQ} = 3 \text{ V}$.

Con el mismo objetivo de comparación en la misma figura I.21. se ubicó la posición que respetaba el punto Q para el transistor original concluyéndose que el efecto de la dispersión como la considerada es el corrimiento del punto desde la posición Q hasta una nueva llamada Q', en el sentido de corrientes crecientes. Todo pasa como si el punto de operación estático hubiera recorrido por la R.C.E. la distancia comprendida entre Q y Q' por efectos de la dispersión de h_{FE} .

Pese a ello sin embargo y todavía sin considerar a la señal, ninguna otra cosa puede agregarse ya que el nuevo Q' continua ubicado en la zona activa, es decir que el transistor podrá continuar realizando el efecto de la amplificación.

Introduciendo ahora la señal de excitación, de igual amplitud a la que se aplicaba con el otro transistor (1 V) se observa que por introducirnos en la zona de saturación durante una fracción del semiciclo positivo de la excitación, la señal a la salida del amplificador, tanto i_c como v_{ce} , se ven recortadas y el circuito amplificador deja de funcionar correctamente ya que produce una enorme deformación de la señal amplificada. Sacamos como conclusión que ello se debe al aumento del parámetro h_{FE} que en el circuito de polarización que estamos estudiando produce un desplazamiento hacia arriba del punto Q sobre la R.C.E.

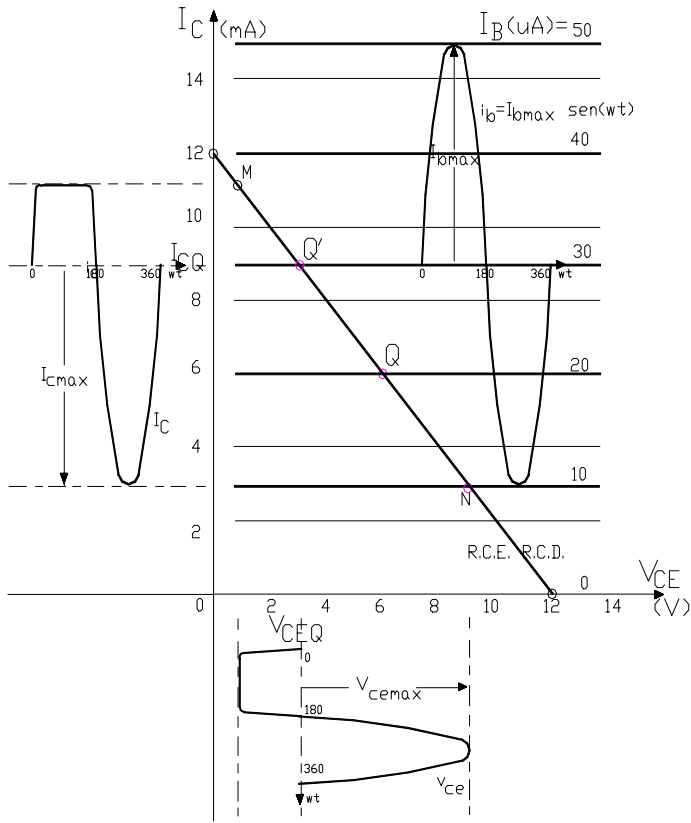


Figura I.21.

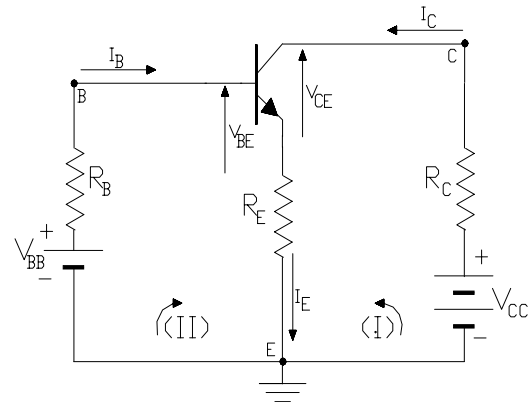


Figura I.22.

Si el h_{FE} del transistor reemplazante hubiera sido menor al del transistor original solo se observaría una disminución de la excursión, o sea de la señal de salida, lo cual significa una disminución de los coeficientes de amplificación. Si deseara visualizarse un recorte por invasión de la zona de corte debe incrementarse el nivel de excitación de modo que I_{bmax} supere los $30 \mu A$ en nuestro ejemplo.

I.6. - CIRCUITO DE ESTABILIZACIÓN CORRIENTE-SERIE:

Profundizando el estudio del efecto observado en el circuito estudiado precedentemente, puede notarse que una vez cambiado el transistor (por otro de mayor h_{FE}), puede hacerse bajar el punto de reposo a su zona de ubicación primitiva si con la misma R.C.E. hacemos disminuir la corriente de base I_B .

Si el problema se sitúa en el proyecto de una serie de fabricación de un buen número de amplificadores, con el objeto de incorporar una solución para todos los circuitos y no individualmente ya que esto exigiría un tratamiento muy costoso, correspondería introducir en el circuito un mecanismo automático tal que frente al hecho producido por la dispersión y con independencia de los diferentes valores de h_{FE} que se presenten por dicha causa, corrija total o por lo menos parcialmente el efecto observado de la deformación por recorte de la señal.

Con ese objetivo al reexaminar la figura I.21. debe notarse que el circuito maneja dos variables eléctricas que son capaces de detectar el movimiento del punto de funcionamiento estático cuando, a consecuencia del aumento en h_{FE} se desplaza desde la posición Q hacia Q'; estas son el aumento de I_{CQ} y la disminución de V_{CEQ} , ambas variables de la malla de salida, mientras I_B , que de acuerdo al primer párrafo debería disminuirse, es otra variable eléctrica que maneja el circuito pero ahora de la malla de entrada.

Se concluye la reflexión estableciendo que dicho mecanismo automático de regulación del punto Q debería estar basado topológicamente, en la vinculación eléctrica de ambas mallas de modo que cuando en la malla de salida I_{CQ} aumente, en la malla de entrada I_B baje. En el ejemplo numérico analizado se observa que el aumento de h_{FE} de 200 a 300 produjo un incremento en I_{CQ} de 6 a 9 mA y que para volver al valor original la corriente I_B debería

disminuirse a 20 μA (la nueva curva para 20 μA coincide con la posición que tenía la anterior de 30 μA y ambas definen la $I_{CQ} = 3 \text{ mA}$).

Tal mecanismo o técnica de regulación del punto Q se reconoce en la especialidad bajo el término de ESTABILIZACIÓN o bien REALIMENTACIÓN NEGATIVA DE LAS COMPONENTES ESTÁTICAS y si se incorpora en el circuito tomando como señal error que detecte el corrimiento del punto Q a la corriente I_{CQ} , la vinculación de las mallas de salida y de entrada, tal que haga variar a I_B se logra con el agregado del resistor R_E en el terminal de emisor, tal como se observa en el circuito de polarización indicado en la figura I.22., que por tal razón recibe el nombre de CIRCUITO DE ESTABILIZACIÓN POR CORRIENTE-SERIE.

Sobre dicho resistor R_E se desarrolla una diferencia de potencial V_{R_E} proporcional a la corriente de emisor, o sea proporcional a I_{CQ} y la misma forma parte ahora de las ecuaciones de malla, tanto de la salida como de la entrada, particularmente en la malla de entrada del circuito de la figura I.22. la segunda Ley de Kirchoff establece:

$$V_{BB} - I_B \cdot R_B - V_{BE} - I_E \cdot R_E = 0 \quad (\text{I.18.})$$

y en ella, admitiendo la constancia en V_{BB} y en V_{BEu} , si a partir de una condición normal de Q, se produce un aumento en I_{CQ} y hay un desplazamiento desde Q hacia Q', se produce un aumento en la caída de tensión ($I_E \cdot R_E$), para mantener el equilibrio debe disminuir el término ($I_B \cdot R_B$) o sea que debe bajar la corriente I_B , produciéndose así el efecto buscado.

Para confirmar este análisis cualitativo seguidamente trataremos de expresar matemáticamente el efecto y la medida de la estabilización, aclarándose que desde el punto de vista de la metodología de estudio, si bien no los detallaremos, seguiremos los mismos pasos recorridos en cuanto a los condicionamientos analizados en el circuito anterior. Para tal fin considerando:

$$I_E = I_C + I_B \text{ así como } I_B = I_C / h_{FE} \text{ , y reemplazando en (I.18): } V_{BB} - V_{BE} - I_C \cdot [R_E + (R_E / h_{FE}) + (R_B / h_{FE})] = 0$$

En esta última, dado los valores típicos de h_{FE} puede despreciarse el término (R_E / h_{FE}) frente al término R_E e imponiendo la condición del diodo base-emisor ($V_{BE} = V_{BEu}$):

$$I_{CQ} = \frac{V_{BB} - V_{BEu}}{R_E + (R_B / h_{FE})} \quad (\text{I.19.})$$

Entonces si se desea que el punto de reposo Q se mantenga fijo deberá ser $I_{CQ} = \text{CONSTANTE}$, independientemente de los cambios de h_{FE} , por lo que se buscará que:

$$R_E \gg (R_B / h_{FE}) \quad (\text{I.20.})$$

La medida en que dicha desigualdad debe cumplirse es una cuestión de lógica o sentido común. Los componentes pasivos de los circuitos, tal como el resistor R_E también son afectados por la dispersión de fabricación al punto que las series de fabricación se clasifican de acuerdo a su tolerancia; existiendo en el mercado resistores del 10 %, o del 5 % (entre otras) de tolerancia, lo cual significa que su valor variará, de resistor en resistor, en un ± 10 ó ± 5 % alrededor del valor nominal. El sentido común indicaría que la desigualdad debería cumplirse por lo menos hasta que el término (R_B / h_{FE}) adquiera un valor del mismo orden o inferior al de la dispersión de R_E .

Por ejemplo en un caso de verificación como el de nuestro circuito y atendiendo al hecho de que estamos utilizando resistores del 10 % de tolerancia, diremos que $I_{CQ} = \text{CONSTANTE}$ si se cumple la desigualdad en el orden de diez (10) veces, de modo que las variaciones de h_{FE} produzcan un efecto de orden a lo sumo similar comparado con el debido a la dispersión de R_E .

En forma paralela, esta característica nos puede sugerir un criterio bastante aceptado para encarar el problema de proyecto, a la hora de adoptar el valor de resistencia de alguno de los dos resistores (R_E o R_B) que conforman la condición:

$$R_E > \left[10 \cdot \frac{R_B}{h_{FEmin}} \right] \quad (I.21.)$$

Cabe destacar que esta condición matemática tiene un significado eléctrico muy claro. Antes se detalló la acción estabilizadora de la diferencia de potencial en R_E , ahora agregamos que para que las variaciones de esta V_{RE} sean efectivas no deben ser compensadas muy rápidamente por los cambios en la caída de tensión ($I_B \cdot R_B$) originados por la variación necesaria en I_B y para ello es preciso que el valor de R_B quede limitado en relación al de R_E tal como lo expresa la desigualdad (I.20.).

Por su parte de la malla de salida del circuito de la figura I.22. la misma Ley de Kirchoff establece una ecuación similar a la que obtuvimos con el circuito de la figura I.16., es decir:

$$V_{CC} - I_C \cdot R_C - V_{CE} - I_E \cdot R_E = 0$$

por lo que ahora, adoptando la modalidad de expresar a la tensión V_{CE} en función de la corriente I_C , reemplazando a la corriente $I_E = I_C [1 + (1/h_{FE})]$, despreciando el término dependiente de (R_E/h_{FE}) frente a $(I_C \cdot R_E)$ y condicionando la ecuación para el particular valor de I_{CQ} hallado por la ecuación (I.19.), se tendrá:

$$V_{CEQ} = V_{CC} - I_{CQ} \cdot (R_C + R_E) \quad (I.22.)$$

Si se efectuara una interpretación gráfica del principio de operación del circuito de la figura I.22, particularmente de la ecuación de su malla de salida (expresión (I.22.) planteada para cualquier I_C), se comprobaría que la pendiente de la nueva R.C.E. quedaría ahora fijada por el valor $[-1/(R_C + R_E)]$ ya que la resistencia de carga estática o resistencia total equivalente conectada entre colector y emisor del transistor R_{EST} es el resultado de la asociación serie de los resistores R_C y R_E , es decir $(R_C + R_E)$.

I.6.1. - Circuito práctico de Polarización y Estabilización para Emisor Común:

Partiendo de la figura I.22. y con la finalidad de utilizar una sola fuente de alimentación para polarizar al transistor es posible hacer que ambas mallas (la de entrada y la de salida) compartan la misma fuente de alimentación, tal como se observa en el circuito de la figura I.23. Cabe observar que si en dicho circuito recorremos las dos mallas y las redibujamos en forma apropiada, es posible volver a la misma topología de la figura I.22., con la única salvedad que el nombre de las fuentes de alimentación de dichas dos mallas es ahora el mismo (V_{CC}). Justamente este simple hecho trae aparejada una limitación del circuito; la dificultad de cumplimentar con la desigualdad planteada en la expresión (I.20.), es decir el cumplimiento del principio de la estabilización se torna dificultoso.

Efectivamente, ya que en proporción directa al valor de h_{FE} , en la malla de entrada I_B siempre resulta muy inferior a I_C de la malla de salida y atendiendo además el hecho de que V_{CE} en la malla de salida es siempre del orden de varios Volt, mientras que V_{BEu} en la de entrada no alcanza al valor del Volt, en el circuito de la figura I.23. siempre se tendrá un resistor R_B de resistencia muy grande (mucho mayor que el correspondiente al circuito de la figura I.22.) comparado con $R_{EST} = R_C + R_E$, con lo que resulta problemático, la mayoría de las veces, cumplir con la desigualdad (I.20.) en una proporción adecuada.

Por este motivo para usar una sola fuente de alimentación, polarizar y estabilizar adecuadamente dicha polarización, para la configuración EC se emplea muy frecuentemente un circuito práctico, tal como el presentado en la figura I.24. en donde se recurre a un divisor resistivo de tensión para la polarización del circuito de base del transistor, en modo de tomar para esta malla solo una fracción de la tensión de alimentación que provee dicha fuente.

En el nuevo circuito se aprecia además la presencia de los condensadores C_E , C_i y C_o que se justifican siguiendo este razonamiento: C_E cumple la función de cortocircuitar al resistor R_E para las componentes dinámicas para que éste no lleve a cabo el mismo mecanismo de realimentación negativa para dichas componentes, lo que acarrearía, como se verá oportunamente, una caída en la amplificación, mientras C_i y C_o aíslan, desde el punto de vista de las componentes estáticas o continua, a la etapa amplificadora de sus circuitos de excitación y de carga,

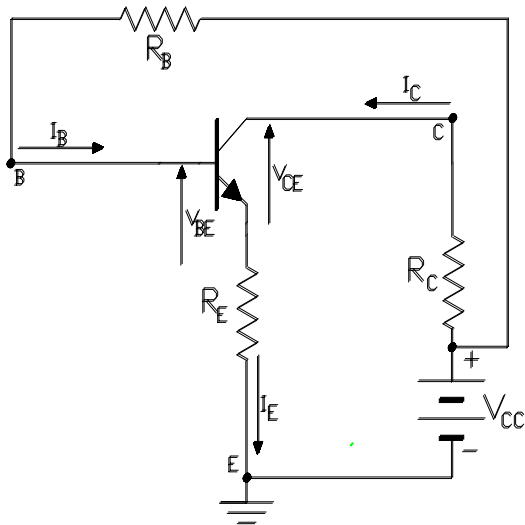


Figura I.23.

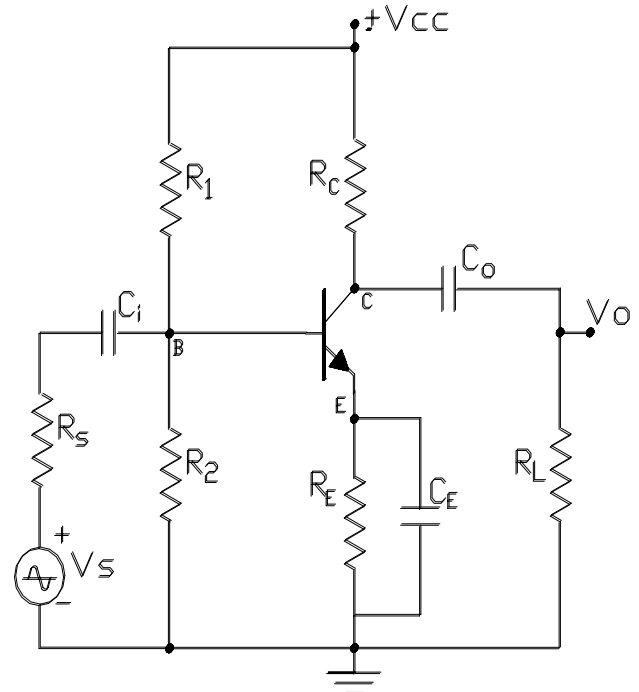


Figura I.24.

respectivamente, dado que los mismos en el caso más general pueden constituirse como otros dispositivos electrónicos a los que interesa no afectar con dichas componentes (y viceversa).

Tales circuitos de excitación y de carga son representados mediante sus circuitos equivalentes: el excitador mediante un modelo de Thevenin ($V_s - R_s$), también podrá ser el modelo de Northon ($I_s - R_s$), y la carga mediante el resistor R_L que representa la resistencia equivalente de entrada del circuito real.

En este último circuito, para las componentes de C.C. a lo largo de la malla compuesta por la fuente V_{cc} y los resistores R_1 y R_2 , entre los extremos de R_2 (o sea entre base B y tierra T), aplicamos el Teorema de Thevenin y se obtiene:

$$V_{BT} = V_{cc} \cdot \frac{R_2}{R_1 + R_2} \quad (I.23.)$$

$$R_{BT} = \frac{R_1 \cdot R_2}{R_1 + R_2} = R_1 // R_2 \quad (I.24.)$$

a los efectos de llevar a cabo un circuito equivalente estático mucho más simple, tal como el representado en la figura I.25. llegándose a una topología totalmente similar al de la figura I.22. ya estudiada.

Obsérvese que para las componentes estáticas, C_E se comporta como un circuito abierto, mientras que para las componentes dinámicas, al ser su valor lo suficientemente grande, para la menor frecuencia de trabajo se podrá considerar que su reactancia tiene un valor despreciable, comportándose como un cortocircuito. De este modo R_E no formará parte de las mallas equivalentes dinámicas ni de entrada ni tampoco de salida. Es por ello que la R.C.D. definida para este nuevo circuito tendría una pendiente $[-1/(R_C//R_L)]$ o sea diferente a la de la R.C.E., tal como veremos en el problema de verificación que encararemos seguidamente.

I.7. - EXCURSIÓN SIMÉTRICA MÁXIMA:

Supongamos que se nos presente la necesidad de verificar el comportamiento de un circuito similar al descrito en la figura I.24, en donde el transistor es el mismo que se tenía en el circuito de la figura I.22, con $h_{FE} = 200$; $V_{CE(sat)} = 0,5 \text{ V}$ y los valores de los restantes componentes resultan:

$V_{CC} = 9 \text{ V}$ - $R_1 = 82 \text{ KOhm}$ - $R_2 = 68 \text{ KOhm}$ - $R_E = 3,3 \text{ KOhm}$ - $R_C = 1,2 \text{ KOhm}$ - $R_S = 5 \text{ KOhm}$ y $R_L = 10 \text{ KOhm}$.

El circuito equivalente estático de la figura I.25. se determina calculando los componentes del circuito equivalente Thevenin del divisor del circuito de base, según las expresiones (I.23.) y (I.24.) que arrojan como resultado:

$$V_{BT} = V_{CC} \cdot \frac{R_2}{R_1 + R_2} = 9 \cdot \frac{68}{82 + 68} = 4,08 \text{ V} \quad \text{y} \quad R_{BT} = \frac{R_1 \cdot R_2}{R_1 + R_2} = \frac{82 \cdot 68 \cdot 10^3}{82 + 68} = 41,1 \text{ KOhm}$$

por lo que se tiene:

$R_{BT}/h_{FE} = 41100/200 = 205 \text{ Ohm}$, o sea algo menos que (1/16) veces el valor de R_E de modo que calculamos el valor de I_{CQ} despreciando el término dependiente de h_{FE} de la ecuación (I.19.):

$$I_{CQ} = \frac{V_{BT} - V_{BEu}}{R_E} = \frac{4,08 - 0,7}{3,3 \cdot 10^3} = 1,2 \text{ mA}$$

con lo que de (I.22.):

$$V_{CEQ} = V_{CC} - I_{CQ} \cdot (R_C + R_E) = 9 - 1,2 \cdot 4,5 = 3,6 \text{ V}$$

concluyéndose esta parte del estudio con un punto de reposo ubicado en las coordenadas:

$$I_{CQ} = 1,2 \text{ mA} \quad \text{y} \quad V_{CEQ} = 3,6 \text{ V}$$

dentro de la zona activa del transistor bipolar.

Con relación al análisis dinámico se observa que en este problema de verificación el generador de señal de excitación, al representar a la información a amplificar, se ha asumido desconocido, de modo que lo único que resta realizar es encontrar la capacidad potencial que el circuito amplificador tiene de entregar dicha señal a la salida. Ello equivale a estudiar y calcular la capacidad de excursión o máximo alejamiento de los puntos de excursión máxima (M y N) tanto hacia el corte como hacia la saturación medidos en términos de la amplitud V_{cemax} .

Para tal fin realizamos una nueva interpretación gráfica de estos conceptos llevando a cabo la representación gráfica de la figura I.26., partiendo de la ubicación sobre un plano $I_C - V_{CE}$, de la R.C.E. y el punto Q recién hallado.

Deseamos trazar a continuación la R.C.D. ya que sobre ella se desarrollan los puntos correspondientes a excursión de señal. Con ese objetivo recordamos que el punto Q debe pertenecer a la misma, por lo que para trazarla no tenemos más que hallar otro punto de dicha R.C.D. Para ubicar ese otro punto con ayuda de la malla de salida equivalente dinámica establecemos la ecuación perteneciente a dicha recta, es decir:

$$i_c = \frac{-v_{ce}}{R_{din}} \quad \text{(I.25.)} \quad \text{con} \quad R_{din} = R_C // R_L = 1,071 \text{ KOhm}$$

y mediante el procedimiento de incrementos a partir del punto Q encontramos un:

$\Delta V_{CE} = -\Delta I_C \cdot R_{din}$ resultante de interpretar a las componentes dinámicas como variaciones de las estáticas.

Así, tomando como $-\Delta I_C$ (incremento negativo o decremento de I_C) al mismo valor $I_{CQ} = 1,2 \text{ mA}$, se obtiene el correspondiente incremento en V_{CE} :

$$\Delta V_{CE} = 1,2 \cdot 1,071 = 1,285 \text{ V}$$

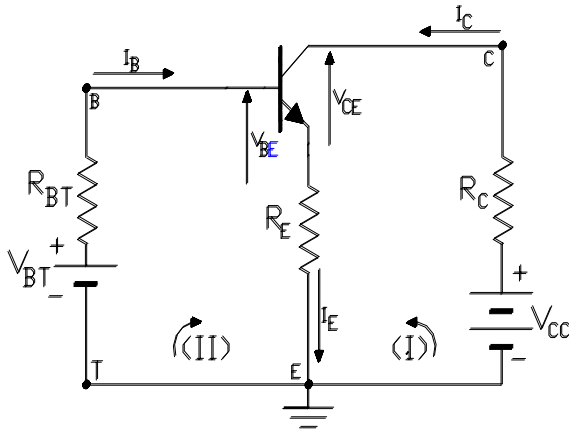


Figura 1.25.

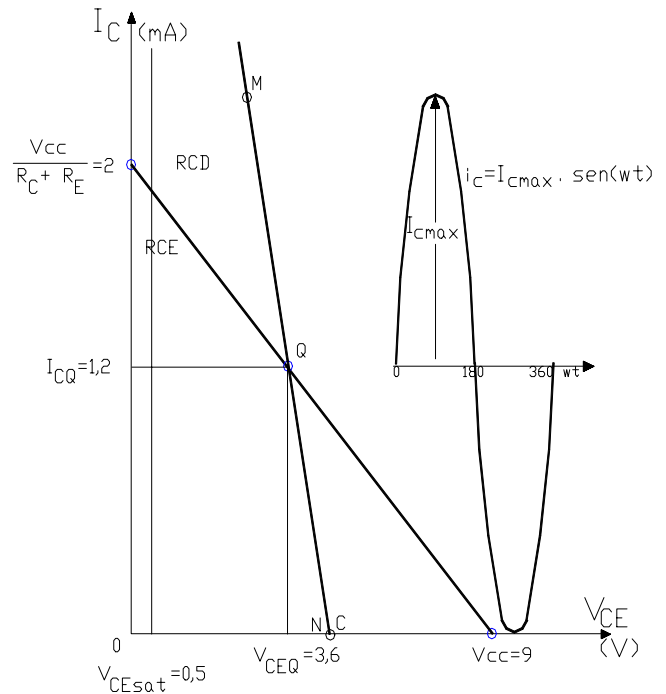


Figura 1.26.

que en la gráfica ubicaremos a partir de V_{CEQ} sobre el eje de las tensiones, generándose de esta manera el punto buscado en $V_{CEC} = V_{CEQ} + \Delta V_{CE} = 3,6 + 1,285 = 4,885 \text{ V}$ (punto C). Finalmente, uniendo el punto C con el Q y prolongando la línea hacia la zona de saturación se obtiene la R.C.D. buscada.

Puede constatarse que la máxima excursión hacia el corte, que llamaremos $V_{cmax(CORTE)}$ la genera un punto N resultante de la intersección de la R.C.D. con la línea frontera con la zona de corte, lo que arroja un segmento QN cuya proyección sobre el eje de abscisas es precisamente el ΔV_{CE} calculado precedentemente por lo que:

$$V_{cmax(CORTE)} = I_{CQ} \cdot R_{din} = 1,285 \text{ V} \quad (I.26.)$$

Por otra parte la máxima excursión hacia la zona de saturación estará limitada por el punto de intersección de la R.C.D. con la línea frontera con la zona de saturación trazada verticalmente por el valor V_{CEsat} . En el ejemplo y entre los datos del transistor hemos supuesto un valor de V_{CEsat} de 0,5 V y en la figura I.26. se ha trazado dicha línea frontera. En consecuencia la máxima excursión hacia la saturación, que llamaremos $V_{cmax(SATUR)}$ estará dada por:

$$V_{cmax(SATUR)} = V_{CEQ} - V_{CEsat} = 3,6 - 0,7 = 2,9 \text{ V} \quad (I.27.)$$

Si finalmente tomamos como señal de excitación a una señal simétrica, tal como la senoidal, la máxima excursión permitida sin invasión de las zonas de alinealidad (corte o saturación) quedará limitada por aquella magnitud calculada por las expresiones (I.26.) y (I.27.) que arroje como resultado el menor valor; en nuestro ejemplo numérico $V_{cmax(CORTE)} = 1,285 \text{ V}$ y el punto M de máxima excursión hacia saturación quedará ubicado de modo que $QM = QN$ con lo que finalmente, la excursión simétrica máxima resulta:

$$V_{cmax} = 1,285 \text{ V}$$

No cabe duda entonces que el punto Q que permitiría la mayor excursión simétrica máxima será aquel para el cual las expresiones (I.26.) y (I.27.) arrojen idénticos resultados, tratándose entonces de un punto Q que divide a la parte útil de la R.C.D. en dos segmentos iguales ($QM = QN$ con M y N ubicados en las fronteras con las zonas de saturación y corte).

I.7.1. - Criterios de Proyecto:

El análisis realizado en el problema anterior en cuanto a la capacidad de excursión simétrica máxima, nos permite constatar que la menor o mayor importancia de dicha capacidad dependerá de la cantidad de señal de excitación a la que será sometida la etapa. Como veremos, a los circuitos amplificadores se los puede diferenciar en dos grupos bien definido, aquellos que manejan gran nivel de señal y que por lo tanto excursionan hasta puntos cercanos a las fronteras del corte y la saturación, y otros en los que por el contrario las excursiones se limitan a una zona cercana al punto de reposo, denominados de bajo nivel o de pequeña señal.

Indudablemente en los primeros el concepto de excursión simétrica máxima adquirirá una importancia mayor y por ello el mejor punto de reposo para este tipo de etapas será aquel que divida a la parte útil de la R.C.D. en dos segmentos iguales. En cambio en el caso de etapas de bajo nivel una situación de Q como la indicada sólo nos asegurará una operación en la zona activa más lineal del transistor y con menor riesgo de recortes tanto por corte como por saturación.

En un problema de proyecto se diría que para una etapa de gran señal sería obligatorio proyectar con un punto de reposo centrado en la parte útil de la R.C.D. mientras que en una etapa de pequeña señal, si no existieran otras restricciones, un punto centrado sería solo aconsejable.

En consecuencia veremos seguidamente algún criterio útil para la resolución del problema de proyecto de la polarización. Paralelamente iremos resolviendo un problema numérico consistente en modificar el circuito del ejemplo anterior de modo que la polarización permita la mayor excursión simétrica máxima. Partimos de la ecuación (I.25.) correspondiente a la R.C.D. En la misma interpretaremos a las componentes dinámicas en función del valor total menos la componentes estáticas, es decir:

$$i_c - I_{CQ} = \frac{-(V_{CE} - V_{CEQ})}{R_{din}}$$

y a partir de ella expresaremos las condiciones de un punto M contenido en la R.C.D., de máxima excursión hacia saturación, ubicado sobre la línea frontera con la zona de saturación ($V_{CEM} = V_{CEsat}$) tal que, en términos de corrientes, su separación con Q sea la misma que la separación de Q con la línea frontera con la zona de corte ($i_{CM} = 2 \cdot I_{CQ}$):

$$2 I_{CQ} - I_{CQ} = \frac{-(V_{CEsat} - V_{CEQ})}{R_{din}} ; \quad I_{CQ} = \frac{V_{CEQ} - V_{CEsat}}{R_{din}} \quad (I.28.)$$

Incorporando ahora la ecuación de la R.C.E. planteada también para el punto Q buscado, dado por la ecuación (I.22.) con $R_{EST} = R_C + R_E$:

$$I_{CQ} = \frac{V_{CC} - I_{CQ} \cdot R_{EST} - V_{CEsat}}{R_{din}} ; \quad I_{CQ} = \frac{V_{CC} - V_{CEsat}}{R_{EST} + R_{din}} \quad (I.29.)$$

Así, mientras la ecuación (I.29.) nos permite hacer el cálculo analítico de la corriente de polarización para el punto Q buscado, como veremos, la (I.28.) nos conduce al mismo resultado pero operando gráficamente sobre un plano $I_C - V_{CE}$ tal como puede observarse en la figura I.27.

Hagamos los cálculos para nuestro ejemplo numérico suponiendo un transistor con $V_{CE(sat)} = 0,7$ V:

$$R_{EST} = R_C + R_E = 2 \cdot 10^3 + 3,3 \cdot 10^3 = 4,5 \text{ KOhm} \quad \text{y} \quad R_{din} = R_C // R_L = 1,071 \text{ KOhm},$$

por lo tanto:

$$I_{CQ} = \frac{9 - 0,7}{(4,5 + 1,07) \cdot 10^3} = 1,49 \text{ mA} \quad \text{y} \quad V_{CEQ} = 9 - 1,49 \cdot 4,5 = 2,3 \text{ V}$$

Tal como puede comprobarse en la figura I.27. el punto Q dado por las coordenadas calculadas precedentemente, sobre la R.C.E. correspondiente, también se define mediante la intersección de dicha R.C.E. con la recta auxiliar representada por la ecuación (I.28.) en donde se interpreta que I_{CQ} y V_{CEQ} son las variables o incógnitas representadas en los ejes del plano $I_C - V_{CE}$.

Ahora con este nuevo punto de reposo puede comprobarse la obtención de la mayor excursión simétrica máxima posible y por supuesto, mayor de la que se tenía de acuerdo a la verificación realizada anteriormente, ya que:

$$V_{cemax(CORTE)} = I_{CQ} \cdot R_{din} = 1,49 \cdot 1,071 = 1,6 \text{ V} \quad \text{y} \quad V_{cemax(SATUR)} = V_{CEQ} - V_{CESat} = 2,3 - 0,7 = 1,6 \text{ V}$$

Finalmente procedemos a calcular el divisor de polarización de base para la nueva corriente I_{CQ} :

$$V_{BT} = V_{BEu} + I_{CQ} \cdot R_E = 0,7 \text{ V} + 1,49 \cdot 3,3 = 4,92 \text{ V} \quad \text{y} \quad R_{BT} < (R_E \cdot h_{FEmin} / 10) = 3,3 \cdot 10^3 \cdot 100 / 10 = 33 \text{ KOhm}$$

en donde hemos considerado un $h_{FEmin} = 100$. Asimismo a partir de las ecuaciones (I.23.) y (I.24.):

$$\text{de (I.23.)} \quad R_1 \cdot V_{BT} = V_{CC} \cdot \frac{R_1 \cdot R_2}{R_1 + R_2} \quad \text{y considerando (I.24.)} \quad R_1 = \frac{V_{CC}}{V_{BT}} \cdot R_{BT} \quad \text{(I.30.)}$$

y en forma similar se obtiene:

$$R_2 = \frac{R_{BT}}{1 - (V_{BT} / V_{CC})} \quad \text{(I.31.)}$$

entonces reemplazando valores se tendrá:

$$R_1 = \frac{9 \text{ V}}{4,92 \text{ V}} \cdot 33 \text{ KOhm} = 60,3 \text{ KOhm} \quad \text{y} \quad R_2 = \frac{33 \text{ KOhm}}{1 - (4,92 / 9)} = 72,6 \text{ KOhm}$$

debiéndose a continuación adoptar los valores comerciales más cercanos:

$$R_1 = 56 \text{ KOhm} \quad \text{y} \quad R_2 = 68 \text{ KOhm}$$

en este caso ambos por defecto a los fines de mantener la relación de división (I.23.) necesaria y el cumplimiento de la desigualdad (I.21.) que asegura la estabilización de la polarización.

I.8. - DISTORSIÓN POR ALINEALIDAD:

En el Apartado I.5. precedente con el objeto de quitar hipótesis de idealización del transistor bipolar se consideró la influencia de la dispersión de fabricación y posteriormente se incorporó la técnica de estabilización de la polarización para atenuar o si fuese posible anular sus efectos.

Con igual objetivo a continuación estudiaremos las consecuencias que trae aparejado el hecho de que la ganancia estática de corriente para emisor común (h_{FE}) no permanezca constante en un entorno de valores cambiantes de la corriente de colector I_C .

Tal característica real de los transistores bipolares se vio reflejada en la gráfica de la figura I.14. e interpretada sobre la familia de curvas características de salida de EC se manifiesta en la diferente separación entre curvas para igual cambio de I_B . Simultáneamente también consideraremos que al ser la resistencia de salida del transistor en EC grande pero no infinita, dicha familia de curvas posee cierta pendiente (dejan de ser horizontales) que se acrecienta a medida que crece I_C .

Dicha familia de curvas se han vuelto a representar en la figura I.28. aunque solo en la parte que resulta de interés. Sobre dicha familia se ha supuesto un punto de funcionamiento estático Q y una dada R.C.D.:

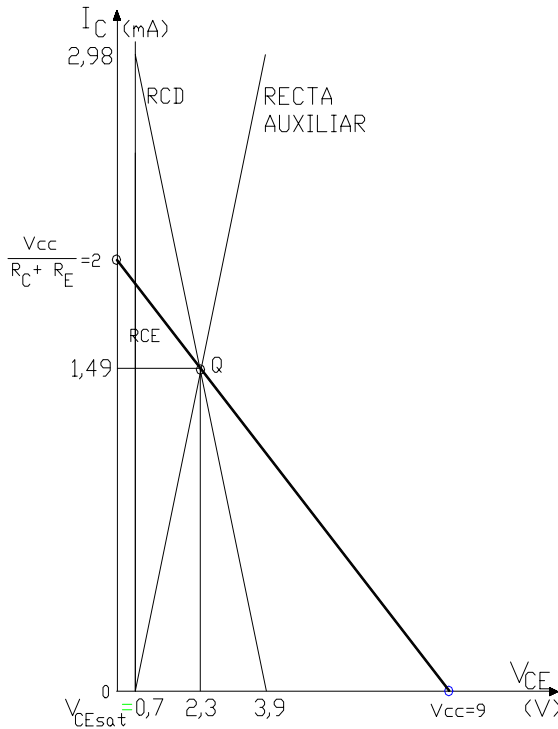


Figura 1.27

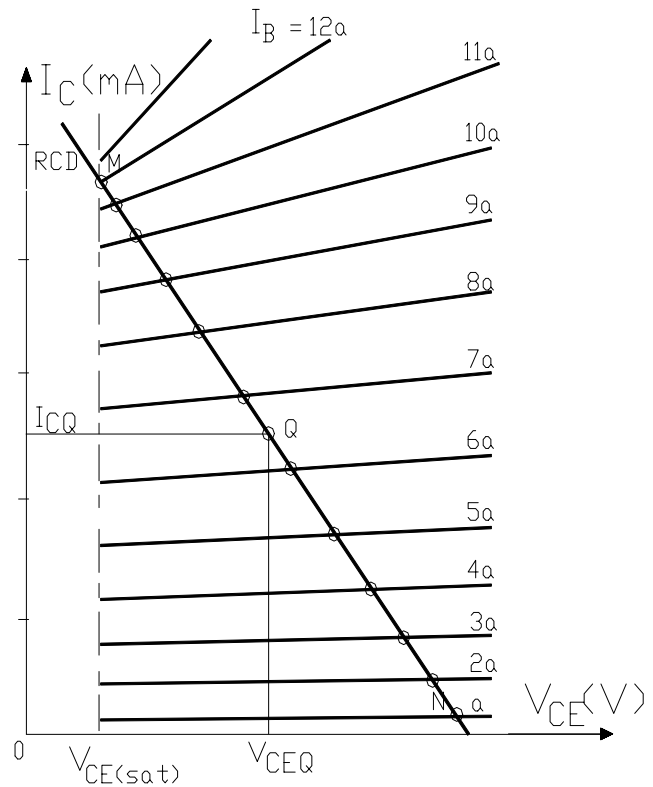


Figura 1.28

Para cada valor total de i_B (a, 2a, 3a, etc.), por intersección de la curva que le corresponde con la R.C.D. se tiene un dado valor total de i_C . Haciendo una tabla de valores para ambas variables y para todos los puntos que se individualizan, luego puede ejecutarse otra representación gráfica en donde puedan observarse, sobre un par de ejes i_C e i_B , la totalidad de los valores de dicha tabla. La característica así hallada expresa la ley que vincula la variable de la salida i_C con la correspondiente de entrada i_B , por lo cual se suele denominar característica de transferencia (salida en relación a entrada). Dicha representación gráfica, de manera genérica se ha llevado a cabo en la figura I.29. El resultado corresponde a una ley no lineal o ALINEAL que origina una distorsión sobre la señal amplificada.

I.8.1. - Distorsión Armónica:

Efectivamente, si por una parte se compone ortogonalmente esta transferencia alineal con una única señal cosenoidal, tal como se observa en la figura I.29., puede comprobarse fácilmente que lo obtenido deja de ser una ley cosenoidal, notándose una deformación de ambos semiciclos, especialmente en las zonas cercanas a los picos o máximos tanto positivo como negativo (redondeado o achatamiento de los picos). Un tratamiento matemático mediante la serie de Fourier nos lleva a aceptar que a la salida del amplificador ya no se tiene la función cosenoidal de frecuencia fundamental solamente, sino que aparece un contenido armónico tal como lo expresa la siguiente ecuación:

$$i_C(t) = I_{CQ} + B_0 + B_1 \cdot \cos(\omega t) + B_2 \cdot \cos(2\omega t) + B_3 \cdot \cos(3\omega t) + \dots + B_n \cdot \cos(n\omega t) \quad (I.31.)$$

Quiere decir que para una excitación o señal de entrada $i_b = K \cdot \cos(\omega t)$, en la salida aparecen armónicos de amplitudes B_n y pulsaciones $n \cdot \omega$ representativos de la distorsión. En este caso la DISTORSIÓN ARMÓNICA se evalúa para cada una de las armónicas, así para la armónica n ésima la distorsión resulta:

$$D_n (\%) = \frac{B_n}{B_1} \cdot 100 \quad (I.32.)$$

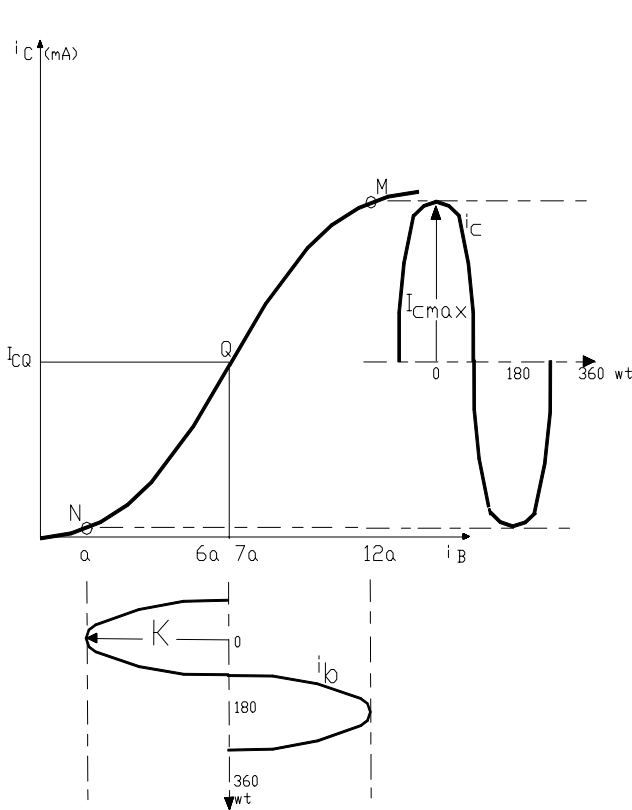


Figura I.29.

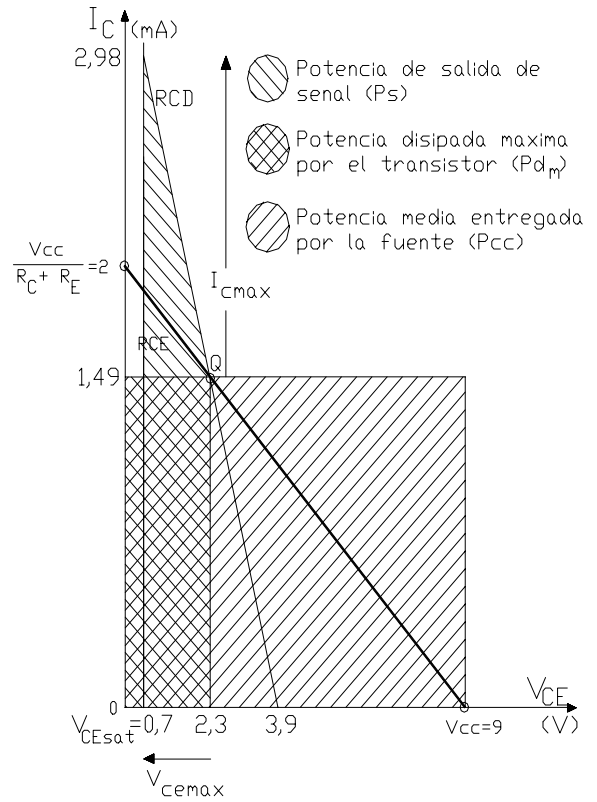


Figura I.30.

mientras la distorsión total es:

$$D = [D_2^2 + D_3^2 + \dots + D_n^2]^{1/2} \quad (I.33)$$

I.8.2. - Distorsión por Intermodulación:

Si por otro lado consideramos ahora una entrada que contenga dos o más componentes sinusoidales, la característica de transferencia no lineal conduce a un segundo tipo de distorsión denominado **DISTORSIÓN POR INTERMODULACION**.

Por ejemplo, si la señal de entrada es: $i_b = K_1 \cdot \text{sen}(\omega_1 t) + K_2 \cdot \text{sen}(\omega_2 t)$, el análisis de Fourier de la señal de salida contendrá componentes de frecuencias ω_1 ; $2\omega_1$; \dots ; $n\omega_1$; ω_2 ; $2\omega_2$; \dots ; $m\omega_2$ y además $(\omega_1 + \omega_2)$; $(\omega_1 - \omega_2)$; $(n\omega_1 \pm m\omega_2)$; etc., constituyendo estas últimas las componentes de intermodulación.

En los amplificadores de audiofrecuencias distorsiones armónicas del orden del 1 % son ya perceptibles por un oyente de oído aguzado, mientras que las componentes sumas y diferencias de frecuencias constituyen la fuente principal de distorsión perceptible ya que producen unos agudos muy desagradables.

I.8.3.- Etapas de Gran Señal - Etapas de Bajo Nivel:

Como veremos más adelante, existen etapas amplificadoras que requieren altos niveles de excursión, similares a los representados en las figuras I.28. - I.29. debido a la necesidad de entregar altos valores de potencia de señal a la carga (etapas amplificadoras de potencia) o bien en etapas excitadoras. En ellas el parámetro distorsión será uno de los que se considerará con mayor cuidado atento la característica de alinealidad con que dichos amplificadores se comportan y en consideración a la Gran Señal con que excursionan.

Pero al mismo tiempo, debido a que normalmente las fuentes de información o señal o transductores no son capaces de abastecer el requisito de excitación o señal de entrada de estas etapas de gran señal, entre ambos existen otro tipo de etapas amplificadoras que se caracterizan por operar con cantidades de excursión muy pequeñas alrededor del punto de reposo Q, tal que sobre la característica de transferencia de la figura I.29. solo se trabaja en

un pequeño sector de curva (a ambos lados de Q) que prácticamente sin error puede ser considerado como un segmento de recta; este es el caso de los llamados Amplificadores de Bajo nivel o de pequeña señal.

En estos últimos tanto el nivel de potencia manejado como la distorsión por alinealidad resultan totalmente despreciables por lo que el tipo de estudio que se realiza sobre ellos es muy diferente de las etapas de gran señal o de potencia.

I.9.- RELACIONES DE POTENCIA Y RENDIMIENTO:

En oportunidad de reflexionarse acerca del mecanismo de la amplificación se ha dicho que al elemento amplificador o elemento activo, en nuestro caso el transistor bipolar, se le debe suministrar energía eléctrica que el mismo gobierna o modula en acuerdo con la señal de excitación. El elemento que entrega dicha potencia eléctrica es la fuente de alimentación o batería y el que recoge dicha energía modulada al ritmo de la señal es la resistencia de carga dinámica.

En esta parte estudiaremos todas las potencias en juego cuando tiene lugar dicho mecanismo y cuantificaremos el rendimiento de conversión de potencia de C.C. en potencia de señal. Para tal fin, por una parte definiremos a continuación a la Potencia Media o de Componente de Continua entregada o desarrollada en un elemento cualquiera X:

$$P_{cc} = (1 / T) \int_0^T v_X \cdot i_X \cdot dt$$

en donde v_X e i_X son los valores totales (suma de las componentes continua y dinámicas) de tensión y de corriente sobre el elemento X considerado, es decir:

$$v_X = V_X + v_x \quad e \quad i_X = I_X + i_x$$

I.9.1.- Potencia de C.C. Entregada por la Fuente:

Con la definición anterior y teniendo en cuenta que en el caso de la fuente de alimentación V_{cc} del circuito amplificador que estamos estudiando se tiene:

$$v_X = V_{cc} \text{ (fuente de C.C.)}$$

mientras que la corriente a través de la misma (i_X) es: $i_c = I_{CQ} + I_{cmax} \cdot \text{sen}(\omega t)$
con lo que la potencia de continua entregada por la fuente es:

$$P_{cc} = (1 / T) \int_0^T V_{cc} \cdot [I_{CQ} + I_{cmax} \cdot \text{sen}(\omega t)] \cdot dt$$

y como la integral en un período de la función senoidal es nula finalmente se tendrá:

$$P_{cc} = V_{cc} \cdot I_{CQ} \quad (I.34.)$$

En realidad esta última es solamente la potencia que la fuente de alimentación entrega al transistor y a la malla de salida. Si se desea tener en cuenta también a la pequeña potencia que se disipa en la malla de entrada, en la misma expresión (I.34.) a la corriente I_{CQ} se le deberá adicionar la corriente que se deriva por el divisor de polarización de la base, corriente que ahora despreciaremos.

I.9.2.- Potencia Eficaz de Señal en la Carga:

Por definición esta potencia resulta ser el producto de los valores eficaces de la corriente y la tensión entregadas en la salida del amplificador sobre la carga. Para el caso que nos ocupa, es decir el circuito amplificador de la figura I.24. y con una señal senoidal:

$$P_s = I_c \cdot V_{ce} \quad \text{en donde para la señal senoidal: } I_c = I_{cmax} / 1,41 \quad y \quad V_{ce} = V_{cemax} / 1,41$$

ya que I_c y V_{ce} son los valores eficaces, mientras que I_{cmax} y V_{cemax} son los llamados valores de pico y el coeficiente 1,41 el factor de cresta de la función senoidal. Así, reemplazando se tiene:

$$P_s = \frac{I_{cmax} \cdot V_{cemax}}{2} \quad (I.35.)$$

I.9.3. - Potencia Disipada por el Transistor:

La potencia total entrega al circuito de colector del amplificador se distribuye en parte como potencia de C.C. que se disipa en la Resistencia de Carga Estática, otra parte como potencia de señal sobre la Resistencia de Carga Dinámica y el resto, necesario para establecer el equilibrio energético, se disipa en la juntura base-colector del transistor. En la juntura base-emisor del transistor también existe una disipación de potencia pero en atención a la magnitud de los valores de corriente en la base y tensión base-emisor, comparados con los que se registran en la juntura colectora, esta potencia es totalmente despreciable frente a la disipada en el circuito de colector que de este modo se puede tomar como potencia disipada por el transistor (P_d).

De esta forma se puede plantear la siguiente ecuación representativa de dicho balance:

$$V_{cc} \cdot I_{CQ} = I_{CQ}^2 \cdot R_{EST} + \frac{I_{cmax} \cdot V_{cemax}}{2} + P_d$$

En esta ecuación el primer miembro y el primer término del segundo miembro son fijos una vez definida la polarización, mientras que el segundo término del segundo miembro es una función de la señal de excitación y por ello variable e impredecible en el tiempo (información). Una situación muy común es que la excitación se anule. En esas condiciones este segundo término del segundo miembro se hace cero y en consecuencia, el último término, es decir la P_d adquiere su máximo valor que llamaremos P_{d_m} , que en consecuencia resulta:

$$P_{d_m} = V_{cc} \cdot I_{CQ} - I_{CQ}^2 \cdot R_{EST} = I_{CQ} (V_{cc} - I_{CQ} \cdot R_{EST})$$

y recordando la (I.22.), la Potencia Disipada Máxima es:

$$P_{d_m} = V_{CEQ} \cdot I_{CQ} \quad (I.36.)$$

La etapa que estamos analizando, en la que el funcionamiento dinámico o excursión de señal se desarrolla en su totalidad dentro de los límites de la Zona Activa y Lineal, sin invasión de las zonas de corte ni de saturación, recibe el nombre de Operación en CLASE A y la ecuación (I.36.) establece otra de las características distintivas de esta forma operativa: el transistor disipa la mayor cantidad de potencia cuando no hay señal a amplificar y dicha potencia disipada máxima es la que se le suministra a través de la polarización o punto Q.

Cuando se estudia un amplificador y sobre todo cuando el mismo es de potencia, es preciso comprobar que el transistor bipolar se encuentra capacitado para disipar dicha potencia $P_{d_m} = V_{CEQ} \cdot I_{CQ}$.

I.9.4.- Rendimiento de Conversión de Potencia (η):

El Rendimiento de Conversión de Potencia cuantifica la eficiencia con la que el circuito amplificador convierte potencia eléctrica de C.C. en potencia de señal sobre la carga y por definición resulta:

$$\eta \% = \frac{P_s}{P_{cc}} \cdot 100 \quad (I.37.)$$

En un circuito amplificador clase A, tal como el que estamos estudiando, con acoplamiento a resistencia - capacidad, si nos ubicamos en las mejores condiciones de excursión, es decir con R.C.E. y R.C.D. coincidentes ($R_{EST} = R_{din}$), y en donde además suponemos $V_{CEsat} = 0$ y con señal senoidal se tendrá:

$$P_{S_{max}} = \frac{I_{cmax} \cdot V_{cemax}}{2} = (V_{cc}/2) \cdot (I_{CQ}/2) = \frac{I_{CQ} \cdot V_{cc}}{4}$$

y en consecuencia el rendimiento, que bajo estas condiciones operativas diremos que es el Rendimiento Máximo Teórico para operación en Clase A, con Acoplamiento a R-C y excitación senoidal será:

$$\eta_{\text{MAX}} = 25 \%$$

Como veremos a través de algún ejemplo de aplicación, a la hora de optimizar este rendimiento, siempre en operación clase A, se puede emplear otra forma de acoplamiento de la carga al circuito de colector, utilizando un transformador. Puede asegurarse que para este tipo de amplificador el rendimiento máximo teórico puede incrementarse a un 50 %.

Volviendo al ejemplo numérico para el que proyectamos un punto Q centrado, calculemos todos estos parámetros:

$$P_{\text{cc}} = 9 \text{ (V)} \cdot 1,49 \text{ (mA)} = 13,41 \text{ mW}$$

$$P_{\text{d}_m} = 2,3 \text{ (V)} \cdot 1,49 \text{ (mA)} = 3,43 \text{ mW}$$

$$P_{\text{s}} = 1,6 \text{ (V)} \cdot 1,49 \text{ (mA)} / 2 = 1,2 \text{ mW}$$

$$\eta = 1,2 \text{ (mW)} \cdot 100 / 13,41 \text{ (mW)} = 9 \%$$

En la figura I.30. se lleva a cabo la interpretación gráfica de las tres potencias definidas y recién calculadas. Se desprende que en un plano $I_C - V_{\text{CE}}$ estas potencias se representan como áreas y por consecuencia se concluye que cuando es preciso amplificar grandes valores de potencias es imprescindible lograr una excursión simétrica máxima lo mas grande posible y compatible con la distorsión y aumentar los niveles de las tensiones y corrientes que se desarrollen en el circuito, a diferencia de las excursiones en las etapas de bajo nivel.

I.10. - RÉGIMEN DE DISIPACIÓN DE UN TRANSISTOR:

Es sabido que para que una juntura semiconductor se comporte como tal, su temperatura (T_j) no puede superar un determinado valor límite máximo ya que superado el mismo, dicha juntura deja de comportarse de acuerdo a las leyes matemáticas y demás características conocidas pudiéndose inclusive llegar a dañarse. Tal información es normalmente proporcionada por los fabricantes bajo la forma de $T_{j_{\text{max}}}$ estando sus valores típicos, comprendidos entre unos 125 y 200 °C para el caso de los transistores de silicio.

Por ejemplo en el caso de los transistores BD434-6-8 el fabricante especifica $T_{j_{\text{max}}} = 150 \text{ °C}$.

Otros fabricantes adoptan la forma de especificar un rango de temperaturas de operación o de almacenamiento para el transistor, debiéndose interpretar a su límite máximo como la $T_{j_{\text{max}}}$. Por ejemplo para el caso de los transistores tipo TIP3055 su fabricante indica rango de temperatura de operación de -65 á +150 °C por lo que interpretaremos $T_{j_{\text{max}}} = 150 \text{ °C}$.

A parte de la temperatura ambiente del medio que rodea a la juntura o al transistor, la temperatura de juntura depende de la potencia eléctrica que se disipa en la misma así como de la facilidad que tenga para desprenderse del calor generado por dicha disipación. Con la finalidad de estudiar los efectos térmicos que tienen lugar en la juntura de un transistor, cuando montado en un determinado encapsulado se encuentra inmerso en un medio ambiente con temperatura T_{amb} y disipa una potencia eléctrica $V_{\text{CE}} \cdot I_C$, recurriremos a su interpretación por medio de una ley eléctrica - la Ley de Ohm - que con otras variables, expresa un mecanismo similar.

En tal sentido consideremos que en la ley de Ohm térmica la corriente eléctrica es suplantada por la potencia disipada en la juntura, las diferencias de potencial entre extremos de la resistencia eléctrica es reemplazada por una diferencia de temperaturas y dicha resistencia eléctrica entendida como una resistencia térmica, entonces el mecanismo que relaciona a las potencias disipadas y las temperaturas en el transistor puede ser considerado a través de un circuito equivalente como el que se presenta en la figura I.31.

En dicho diagrama equivalente, con la llave LL abierta y al cabo de un cierto tiempo prudencial después de colocado el transistor en el medio ambiente considerado, en general y con cierta aproximación todas las partes constitutivas del transistor, es decir el encapsulado, la juntura, etc. adquirirán la misma temperatura del medio ambiente. Quiere decir con LL abierta, en estado de régimen:

$$T_{amb} = T_c = T_j$$

Luego de cerrada la llave LL, tiene lugar un proceso transitorio en el que a consecuencia de la potencia disipada en la juntura P_d , cierta cantidad de calor es retenida por la juntura y las temperaturas del encapsulado T_c y de la juntura T_j se van modificando exponencialmente hasta llegar a un estado estacionario o de régimen que es el representado por el circuito térmico de la figura I.31..

En dicho circuito, la resistencia térmica $R_{th} = \theta$ es un parámetro que mide la menor o mayor facilidad que posee un medio cualquiera (por ejemplo la juntura) para desprenderse del calor generado por P_d haciendo que la temperatura de dicho medio (T_j) se eleve. Así a mayor resistencia térmica le corresponderá un mayor aumento de la temperatura. La unidad en que se mide la resistencia térmica es el $(^{\circ}C/W)$ o su submúltiplo $(^{\circ}C/mW)$ y normalmente, se constituye en otra especificación que proporcionan los fabricantes. Por ejemplo, para el transistor tipo TIP51-2-3-4 el fabricante especifica θ_{J-A} -Resistencia Térmica Juntura - Ambiente- $35,7^{\circ}C/W$.

De acuerdo con la Ley de Ohm, la diferencia de temperatura $(T_j - T_{amb})$ resulta ser el producto de la potencia disipada en la juntura (P_d) por la resistencia térmica juntura-ambiente (θ_{J-A}), o lo que es lo mismo:

$$T_j = T_{amb} + \theta_{J-A} \cdot P_d \quad (I.38.)$$

En el circuito de la figura I.31. al poner en evidencia también al medio encapsulado puede comprobarse que la asociación serie de resistencias térmicas resulta igual a la suma de las componentes, es decir que:

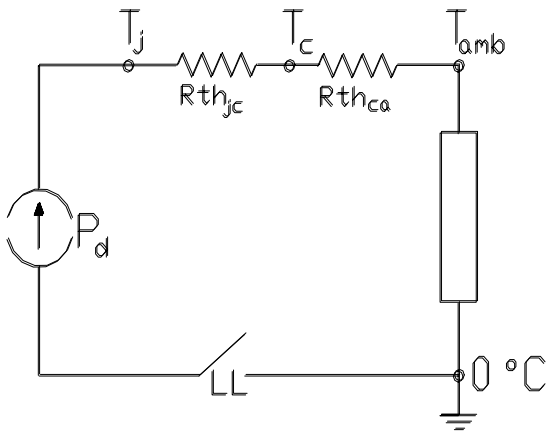


Figura I.31.

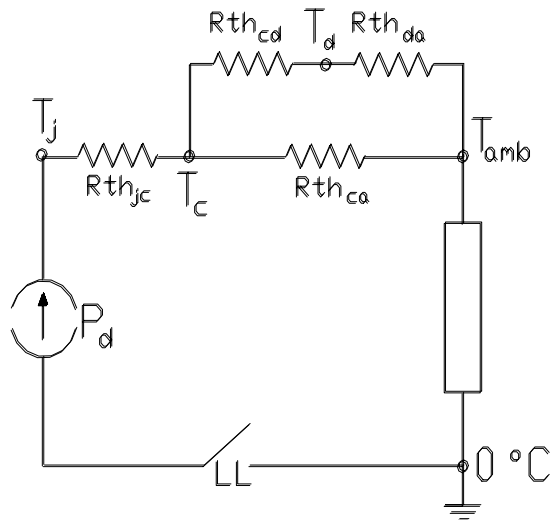


Figura I.32.

$$\theta_{J-A} = \theta_{J-C} + \theta_{C-A} \quad (I.39.)$$

A consecuencia de que existe un valor máximo admitido para la temperatura de juntura ($T_{j_{\max}}$) de la ecuación (I.38) se desprende que para una dada resistencia térmica (θ_{J-A}) habrá un cierto valor máximo de potencia que es posible se disipe en la juntura, que llamaremos Pd_{\max} , resultando:

$$Pd_{\max} = \frac{T_{j_{\max}} - T_{amb}}{\theta_{J-A}} \quad (I.40.)$$

En algunas aplicaciones de los transistores en clase A, supuesto que el mismo trabaja al aire libre y para una dada temperatura ambiente de trabajo, la polarización a la que es sometido puede producir una disipación de potencia tal que su valor $Pd_m = I_{CQ} \cdot V_{CEQ}$ supere el máximo admitido calculado según la expresión (I.40.). Tales aplicaciones corresponden en general a amplificadores de gran señal o a etapas de potencia y en las mismas se suelen utilizar transistores cuyos encapsulados vienen especialmente diseñados para ser montados sobre superficies disipadoras.

La figura I.32. esquematiza el caso de utilización de un transistor montado no al aire libre sino sobre un disipador. Todo pasa como si en el circuito de la ley de Ohm térmica, a la resistencia térmica encapsulado - ambiente θ_{C-A} se le colocara una rama en paralelo con una resistencia de mucho menor valor ($\theta_{C-D} + \theta_{D-A}$), tal que la resistencia equivalente paralelo queda dominada por la rama de menor valor, de modo que la nueva resistencia térmica juntura-ambiente disminuye y puede hacer posible dicha disipación mayor.

En el caso de los transistores nombrados precedentemente como ejemplos, es decir BD434-6-8 (encapsulado SOT-32 también llamado TO-126), TIP3055 (encapsulado TO-03) o TIP51-2-3-4 (encapsulado TO-03), previendo un montaje sobre disipador, los fabricantes también suministran la información respecto a la parte no modificable de la resistencia térmica, es decir θ_{J-C} , que respectivamente toman los valores de: 3,5 °C/W, 1,39 °C/W y 1,25 °C/W.

En el Capítulo XI (Electrónica Aplicada II) correspondiente a los Amplificadores de Potencia de B.F. veremos como definir y calcular el tipo y las dimensiones necesarias de los disipadores mediante el empleo de ábacos que facilitan dicha determinación.

I.10.- VALORES LIMITE DE TENSIONES Y CORRIENTES EN EL TRANSISTOR:

En oportunidad en que se definiera la Zona Activa del transistor, la misma fue limitada, entre otras, por la zona de ruptura y por la que llamamos en ese momento Zona Limite de Corrientes. Mencionamos entonces la influencia térmica sobre dichas características y en el apartado precedente acabamos de analizar la dependencia de la temperatura en la juntura. Consideraremos ahora con un mayor detalle el origen de dichas limitaciones y las recomendaciones prácticas para no invadir las con algún factor de seguridad.

I.10.1.- Efecto de Ruptura de la Juntura B-C o de Salida:

A medida que la tensión de polarización V_{CEQ} aumenta, en forma simultánea se incrementa la tensión de polarización inversa de la juntura de salida del transistor en EC, acercándose hacia la zona en que tiene lugar el efecto de multiplicación por avalancha de la corriente I_{CB0} o efecto de ruptura de la unión, similar a lo ya señalado para el caso de cualquier diodo polarizado en forma inversa.

Los fabricantes suministran la información relativa a estos efectos especificando los valores límite máximos de tensión colector-emisor y lo hacen bajo dos condiciones operativas del transistor, una con la base en corto circuito ($V_{CEs_{\max}}$ ó BV_{CEs}) y la restante con la base abierta ($V_{CEo_{\max}}$ ó BV_{CEo}), notándose que por los valores especificados para varios transistores el mismo es más proclive a ingresar en el régimen de ruptura en una conexión de alta impedancia o resistencia en su circuito de base, es decir que los valores con base abierta son menores que con la base en corto circuito.

A título de ejemplo se citan seguidamente las especificaciones correspondientes a los transistores BC547-8-9:

BC547 BC548 BC549

V_{CEsmax}	50 V	30 V	30 V
V_{CEomax}	45 V	20 V	20 V

Dado que en cualquier circuito amplificador es altamente probable una desconexión accidental del circuito de base es recomendable que en el circuito no quepa la posibilidad de superarse la especificación de ruptura para la condición de base abierta que es la de menor valor. Por tal motivo a los efectos de proteger debidamente al transistor resulta aconsejable que el circuito de polarización del mismo respete la condición:

$$V_{cc} < (0,75 \cdot BV_{CEo}) \text{ o bien } V_{cc} < (0,75 V_{CEomax}) \quad (I.41.)$$

siendo la constante 0,75 un factor de seguridad adecuado para aquellos circuitos con carga resistiva aclarándose que de tratarse de carga inductiva dicho factor de seguridad debe reducirse hasta un 0,5 debido a las sobretensiones inherentes al desempeño de los inductores. En un problema de proyecto y cuando no existan otras restricciones, conocido el transistor a utilizar, la desigualdad recomendada en (I.41.) puede ser un buen criterio para adoptar la tensión de la fuente de alimentación.

I.10.2.- Límite Máximo de Corriente de Colector:

A medida que la corriente de colector con que se opere a un transistor bipolar se incremente, la limitación que tiende a salvaguardar la integridad del dispositivo se deriva del concepto de la hipérbola de máxima disipación que se genera como resultado de la potencia disipada máxima admisible P_{dmax} .

Sin embargo los fabricantes especifican también, dos valores límite máximos de corriente de colector; uno como valor máximo de la componente de continua de I_C y otro como valor máximo de pico de señal de la misma I_C . Dichos valores límites la mayoría de las veces no tienen carácter destructivo sino que se trata de una forma de limitar la región de trabajo para el transistor, en donde el mismo se comporta desplegando sus mejores prestaciones (valor de ganancia, linealidad, etc.). En la figura I.14. por ejemplo, este valor máximo correspondería al límite superior de la región activa y casi lineal.

Una especificación típica puede observarse, por ejemplo, en el caso de los transistores BC557-8-9, para los cuales el fabricante indica como valores límite de corrientes a:

-Corriente de colector (c.c.)	$-I_C$	max.	100 mA.
-Corriente de colector (valor pico)	$-I_{CM}$	max.	200 mA.

Pretendiendo el mejor aprovechamiento de los transistores es recomendable siempre trabajar por debajo de estos valores límite.

I.11. - INFLUENCIA DE LA TEMPERATURA - EMBALAMIENTO TÉRMICO:

I.11.1.- Influencia de la temperatura en un transistor bipolar:

La ecuación (I.9.) es decir $I_C = h_{FE} \cdot I_B + (h_{FE} + 1) \cdot I_{CB0}$ marca, por una parte, la dependencia del funcionamiento del transistor bipolar respecto de la temperatura. Hasta ahora hemos despreciado el término dependiente de I_{CB0} por considerar que, sobre todo en el silicio y a $T_{amb} = 25^\circ C$, su valor se ubicaba entre los 10^{-6} y 10^{-9} A y por ello mucho menor que el dependiente de la corriente de base I_B .

Cuando se opera fuera del régimen de $T_{amb} < 25^\circ C$ el término dependiente de I_{CB0} puede resultar tan apreciable como el otro, de modo que no puede dejar de considerarse. En este sentido, el menor valor absoluto de I_{CB0} en el silicio hace que este tipo de transistores operen hasta temperaturas cercanas a los $200^\circ C$ mientras que en el germanio solo puede operarse hasta no más arriba de los $100^\circ C$.

Para el caso del conjunto de transistores integrados tipo CA3096, para los tipo NPN, su fabricante especifica un valor máximo a $T_{amb} = 25^\circ C$ de $I_{CB0} = 100 \text{ nA}$.

El coeficiente de variación térmica de este parámetro resulta ser el mismo tanto para el germanio como para el silicio. Para considerarlo supongamos que a $T_1 = 25\text{ °C}$ el transistor posee un valor I_{CB01} y que para una temperatura T_2 superior se tiene otro valor I_{CB02} . La ley de variación que liga a ambas corrientes resulta:

$$I_{CB02} = I_{CB01} \cdot e^{k'(T_2 - T_1)} = I_{CB01} \cdot e^{k'\Delta T}$$

en donde $k' = 0,07$ ($1/^\circ\text{C}$) aproximadamente.

Si el aumento de temperatura por sobre los 25 °C no es excesivo (ΔT no mayores de 60 a 75 °C) la ley matemática antes expresada puede aproximarse considerando que I_{CB0} se duplica por cada 10 °C de aumento de la temperatura. Así, si I_{CB0} para $T_{amb} = 25\text{ °C}$ es de 20 nA , para otras temperaturas superiores se tendrá:

$T_{amb} (\text{°C})$:	25	35	45	55
$I_{CB0} (\text{nA})$:	20	40	80	160

entonces para una temperatura final $T_{amb} = 55^\circ\text{C}$ se tendrá una variación de I_{CB0} , con respecto a 25 °C de:

$$\Delta I_{CB0} = 160 - 20 = 140\text{ nA}$$

Se observa que un aumento de la T_{amb} produce un incremento de I_{CB0} y este a su vez establece un aumento en I_C .

Otro parámetro que se modifica con la temperatura es la tensión de umbral del diodo base-emisor. Más precisamente, V_{BEu} disminuye linealmente con el aumento de la temperatura según la relación:

$$\Delta V_{BEu} = V_{BEu2} - V_{BEu1} = -k'' \cdot (T_2 - T_1)$$

en donde $T_2 > T_1$.

En dicha expresión, k'' varía entre 2 y $2,5\text{ mV/}^\circ\text{C}$ por lo que si queremos tener en cuenta la peor condición es preciso tomar el valor de $k'' = 2,5\text{ mV/}^\circ\text{C}$. De esta forma si por ejemplo se considera un $\Delta T = 40\text{ °C}$ esta variación térmica producirá:

$$\Delta V = -2,5 (\text{mV/}^\circ\text{C}) \cdot 40 (\text{°C}) = -100\text{ mV}$$

vale decir que si para $T_{amb} = 25\text{ °C}$ en el cálculo o verificación de un circuito se tomó $V_{BEu} = 0,6\text{ V}$, luego para una $T_{amb} = 65\text{ °C}$ (es decir con el $\Delta T = 40\text{ °C}$ del ejemplo anterior), la característica del diodo será:

$$V_{BEu} (65^\circ\text{C}) = V_{BEu} (25^\circ\text{C}) + \Delta V_{BEu} = 0,6 - 0,1 = 0,5\text{ V}$$

y dado que aún para el circuito de estabilización de la polarización, la ecuación (I.19.) nos dice que a una disminución de V_{BEu} le corresponde un aumento de la corriente de reposo I_{CQ} se comprueba un segundo canal que dispone un aumento de la temperatura para hacer aumentar la corriente I_C . El primer canal, a través de I_{CB0} , es mas importante que el segundo en el caso de los transistores de germanio mientras que en el silicio predomina el segundo canal por efectos de la variación del V_{BEu} .

Las especificaciones correspondientes por ejemplo a los transistores 2A97-8-99 nos permiten comprobar que también el parámetro h_{FE} varía con la temperatura ambiente. Mas precisamente se comprueba que h_{FE} aumenta aproximadamente un 50% para un aumento de temperatura de 60 a 70 °C por encima de la temperatura ambiente normal de 25 °C . Esta característica indica, atendiendo nuevamente la ecuación (I.9.), un nuevo canal que dispone la temperatura para modificar la corriente I_C ; ya que al aumento de temperatura corresponde también un aumento en I_C debido a la variación de h_{FE} .

Sin embargo corresponde recordar que si un circuito de polarización estabiliza, dicha estabilización se introdujo en principio para independizarnos de las variaciones de h_{FE} por dispersión pero el mecanismo de la estabilización no discrimina por el origen de estas variaciones y también hará independiente a la I_{CQ} respecto de las variaciones térmicas del h_{FE} .

I.11.2.- Embalamiento Térmico:

Especialmente cuando una etapa amplificadora maneja grandes niveles de potencia y por lo tanto de disipación térmica, cabe la posibilidad de que apartándose de las condiciones normales de funcionamiento, un incremento en la temperatura ambiente desencadene un efecto de realimentación positiva y un incremento incontrolado de la temperatura de la juntura, por encima del valor límite máximo con la consiguiente destrucción del transistor. Este efecto se conoce como embalamiento térmico del transistor.

Para analizar esta posibilidad consideraremos el caso del mencionado transistor operando con la R.C.E. y un punto de reposo tal como se representa en la figura I.33., cuya característica es que:

$$(V_{cc}/2) < V_{CEQ} < V_{cc}$$

En el mismo gráfico se han marcado una familia de hipérbolas equiláteras cuyo parámetro resulta ser la

$$P_d = V_{CE} \cdot I_C$$

notándose que se ubicarán más alejadas del origen aquellas hipérbolas que correspondan a mayor P_d .

Puede verificarse asimismo que independientemente de la pendiente de la R.C.E. (valor de R_{EST}) y del valor de V_{cc} , siempre podrá identificarse una hipérbola que sea tangente a la R.C.E. verificándose asimismo que dicho punto de tangencia divide a la R.C.E. en dos partes iguales, es decir que su abscisa es $(V_{cc}/2)$.

Volvamos al transistor en su punto de reposo propuesto y supongamos que se produce un incremento en la temperatura del ambiente en donde se encuentra inmerso dicho transistor. De acuerdo a la influencia térmica analizada precedentemente, frente a este ΔT (positivo) el transistor responderá con un incremento en su corriente de colector ΔI_C cuya amplitud dependerá del grado de estabilización del circuito de polarización y el punto Q sufrirá un corrimiento por la R.C.E. hacia arriba, es decir hacia la zona de mayores corrientes I_C . Al desplazarse hacia arriba dicho punto Q va interceptando hipérbolas que corresponden a mayores valores de potencia disipada, por lo que se producirá en la juntura un incremento de su temperatura T_j cuya amplitud dependerá de la resistencia térmica que disponga el transistor entre la juntura y el ambiente.

Este segundo aumento de T_j , originado ahora por el incremento de la disipación, volverá a afectar el funcionamiento del transistor dando lugar a un nuevo aumento ΔI_C , vale decir que el punto Q sufrirá un nuevo desplazamiento hacia arriba por la R.C.E. cortando otra vez hipérbolas de mayor potencia y repitiéndose el mecanismo descripto.

Dependiendo, como se dijo, de la estabilización del circuito así como de la resistencia térmica del transistor, este efecto puede llegar a tener una profundidad tal (realimentación positiva) que desemboque en el arribo a la T_{jmax} con el consiguiente riesgo para el transistor, efecto que se reconoce como corrida o embalamiento térmico del transistor.

Puede notarse que dicho efecto de realimentación positiva de la T_j no puede tener lugar si la polarización es tal que el punto de reposo Q se ubica por debajo de $(V_{cc}/2)$ ya que un corrimiento hacia arriba del punto por la R.C.E. irá interceptando hipérbolas de cada vez menor valor de P_d .

Por ello en el tipo de etapas considerada y si no pueden asegurarse valores adecuados para la estabilización y la resistencia térmica, para impedir que tenga lugar este embalamiento será condición suficiente que:

$$V_{CEQ} < (V_{cc}/2)$$

que en consecuencia deberá respetarse en salvaguarda del transistor.

I.12. - CIRCUITOS DE POLARIZACIÓN Y ESTABILIZACIÓN:

En la figura I.24 se presentó un circuito práctico de polarización y estabilización basado en la realimentación negativa de la componente I_C a través de la diferencia de potencial que la misma produce sobre la resistencia del circuito de emisor, motivo por el cual lo definimos como estabilizador por Corriente-Serie.

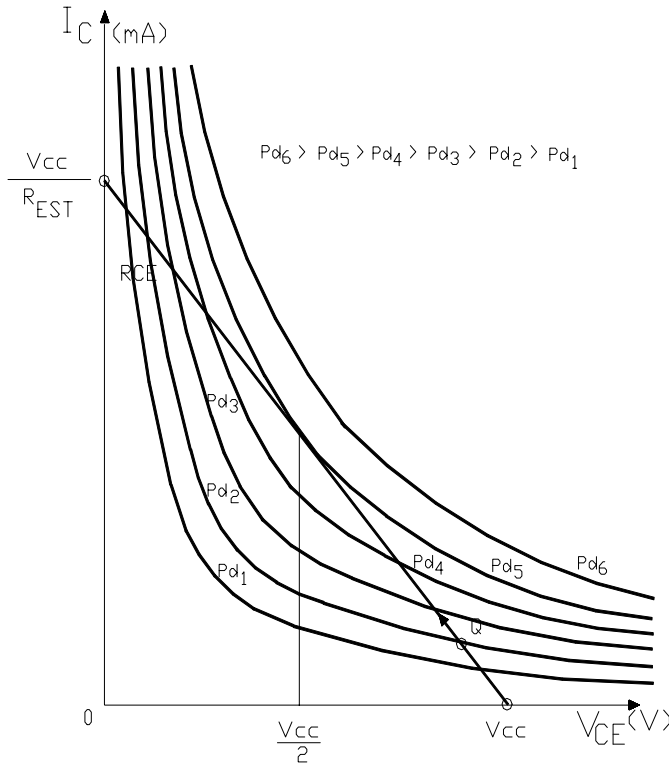


Figura I.33.

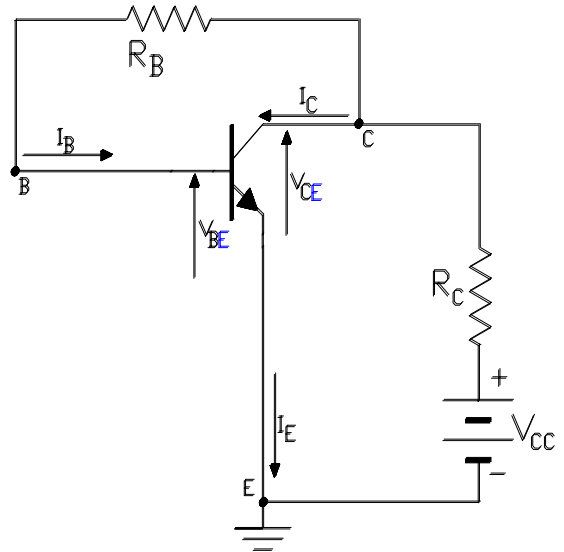


Figura I.34.

Si para producir el efecto estabilizador en lugar de tomarse a las variaciones de I_C de la malla de salida se toma a las variaciones de V_{CE} de modo que ellas produzcan las variaciones necesarias de I_B en la malla de entrada, se arriba a otro circuito polarizador y estabilizador, denominado por Tensión-Paralelo, tal como el que se observa en la figura I.34.

En este circuito:

$$I_B = \frac{V_{CE} - V_{BE}}{R_B} \quad (I.42.)$$

por lo que si en dicho circuito, por alguna razón se produce un desplazamiento del punto Q hacia arriba por la R.C.E., al disminuir V_{CE} se produce una baja de I_B que era el efecto buscado por la estabilización.

Llevaremos a cabo el estudio completo de la estabilización a los efectos de determinar las condiciones que deben registrarse en el circuito para que la estabilización sea la adecuada:

a) de la malla de salida:
$$V_{CC} - (I_C + I_B) \cdot R_C - V_{CE} = 0$$

b) en ésta, despreciando la caída $(I_B \cdot R_C)$ frente a la $(I_C \cdot R_C)$ y reemplazando V_{CE} dado por la ecuación (I.42.) de la malla de entrada:

$$V_{CC} - V_{BE} - I_C \cdot R_C - I_B \cdot R_B = 0$$

c) introduciendo la característica del diodo base-emisor $V_{BE} = V_{BEu}$, y considerando $I_B = (I_C / h_{FE})$ se deduce que:

$$I_{CQ} = \frac{V_{CC} - V_{BEu}}{R_C + (R_B / h_{FE})} \quad (I.43.)$$

y para que esta corriente sea constante frente a las variaciones de h_{FE} se debe cumplir que $R_C \gg (R_B / h_{FE})$, vale decir que este circuito es buen polarizador si en él puede trabajarse con R_C grandes (la limitación es BV_{CE0}) de allí la limitación de su uso. Luego

$$V_{CEQ} = V_{CC} - I_{CQ} \cdot R_C \quad (I.44.)$$

Consideremos un ejemplo numérico. A tal fin supongamos trabajar con el conjunto de transistores integrados tipo CA3986, en un circuito como el de la figura I.34. deseándose un punto de trabajo estático Q de 1,5 mA y 6 V.

Para dicho punto de funcionamiento la fuente que permite la mayor resistencia de colector (R_C) es la de mayor valor posible, compatible con la zona de ruptura del transistor. El fabricante indica al respecto que para dicho conjunto de transistores NPN la ruptura puede producirse a partir de los 15 V de tensión colector-emisor con base abierta $V_{(BR)CE0}$ (valor mínimo de dispersión).. En consecuencia tomando un factor de seguridad de 0,7 $V_{CC} < 10,5$ V., con lo cual, a partir de la expresión (I.44.), se tendrá:

$$R_C < \frac{V_{CC} - V_{CEQ}}{I_{CQ}} = \frac{10,5 - 6 \text{ (v)}}{1,5 \text{ (mA)}} = 3 \text{ KOhm}$$

Por otro lado, de la expresión (I.43.):

$$R_C + (R_B / h_{FE}) = \frac{V_{CC} - V_{BEu}}{I_{CQ}} = \frac{10,5 - 0,6 \text{ (V)}}{1,5 \text{ (mA)}} = 6,6 \text{ KOhm}$$

con lo que se deduce que en este circuito solo podrá hacerse R_C del mismo orden de (R_B / h_{FE}) no cumpliendo la relación de desigualdad en la medida de lo mínimo aconsejable.

Se describe a través de este ejemplo numérico, la situación típica con la que se encuentra el proyectista de este tipo de circuito, si bien estabiliza, generalmente no lo hace en la medida de lo necesario y aconsejable.